

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

11719929

Basic Patent (No,Kind,Date): EP 593266 A2 19940420 <No. of Patents: 005>

ACTIVE MATRIX LIGHT VALVE DEVICE (English; French; German)

Patent Assignee: SEIKO INSTR INC (JP)

Author (Inventor): KONDO KENICHI (JP); TAKAHASHI KUNIHIRO (JP);
TAKASU HIROAKI (JP); YAMAZAKI TSUNEO (JP); SAKURAI ATSUSHI (JP)

Designated States : (National) DE; FR; GB; IT

IPC: *G02F-001/136;

Derwent WPI Acc No: G 94-128071

Language of Document: English

Patent Family:

| Patent No | Kind | Date | Applic No | Kind | Date | |
|-------------------|------|----------|-------------|------|----------|---------|
| EP 593266 | A2 | 19940420 | EP 93308123 | A | 19931012 | (BASIC) |
| EP 593266 | A3 | 19940810 | EP 93308123 | A | 19931012 | |
| JP 6202160 | A2 | 19940722 | JP 93233594 | A | 19930920 | |
| JP 3120200 | B2 | 20001225 | JP 93233594 | A | 19930920 | |
| US 6304243 | BA | 20011016 | US 132692 | A | 19931006 | |

Priority Data (No,Kind,Date):

| | | |
|-------------|---|----------|
| JP 92273023 | A | 19921012 |
| JP 92277269 | A | 19921015 |
| JP 92280326 | A | 19921019 |
| JP 92280327 | A | 19921019 |
| JP 92297195 | A | 19921106 |
| JP 93233594 | A | 19930920 |

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

04731160 **Image available**

LIGHT VALVE DEVICE, STEREOSCOPIC IMAGE DISPLAY DEVICE, AND IMAGE PROJECTOR

PUB. NO.: 06-202160 [JP 6202160 A]

PUBLISHED: July 22, 1994 (19940722)

**INVENTOR(s): YAMAZAKI TSUNEO
 KONDO KENICHI
 TAKAHASHI KUNIHIRO
 SAKURAI ATSUSHI
 TAKASU HIROAKI**

**APPLICANT(s): SEIKO INSTR INC [000232] (A Japanese Company or Corporation),
 JP (Japan)**

APPL. NO.: 05-233594 [JP 93233594]

FILED: September 20, 1993 (19930920)

INTL CLASS: [5] G02F-001/136; G02F-001/133; G02F-001/1345; H04N-005/66

**JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.6
 (COMMUNICATION -- Television); 44.9 (COMMUNICATION -- Other)**

**JAPIO KEYWORD:R005 (PIEZOELECTRIC FERROELECTRIC SUBSTANCES); R011
(LIQUID CRYSTALS); R044 (CHEMISTRY -- Photosensitive Resins); R097
(ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS); R098 (ELECTRONIC
MATERIALS -- Charge Transfer Elements, CCD & BBD)**

ABSTRACT

PURPOSE: To provide an improved reinforcing structure for a light valve device with high reliability, convenience, super miniaturization, a high density, and high accuracy.

CONSTITUTION: A quartz glass substrate 1, an X-driving circuit 6 and a Y-driving circuit 8 made into respectively integrated circuits on a single crystal silicon thin film layer 2 adhered on the quartz glass substrate 1 by a super LSI process, driving electrodes 5 constituted in a matrix shape to introduce the X-driving circuit 6 and the Y-driving circuit 8, transistors 9 and display picture element electrodes 10 arranged at the crossing points of the driving electrodes 5 constituted in a matrix shape, a control circuit 4 to supply a timing signal to the X-driving circuit 6 and the Y-driving circuit 8, and a display data generation circuit 3 to generate display data for picture element display are constituted, and furthermore, a light source element driving circuit 19 to drive a light source element is arranged. The gap between liquid crystal layer 16 and a first transparent substrate is sealed with a sealant 15. The sealant 15 is constituted of, for example, a UV--curing adhesive resin, and it is supplied along a prescribed sealing area 18.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-202160

(43)公開日 平成6年(1994)7月22日

| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|--------------------------|--------|--------|---------|--------|
| G 0 2 F | 1/136 | 5 0 0 | 9018-2K | |
| | 1/133 | 5 3 5 | 9226-2K | |
| | 1/1345 | | 8707-2K | |
| H 0 4 N | 5/66 | Z | 9068-5C | |

審査請求 未請求 請求項の数39 (全 32 頁)

(21)出願番号 特願平5-233594

(22)出願日 平成5年(1993)9月20日

(31)優先権主張番号 特願平4-277269

(32)優先日 平4(1992)10月15日

(33)優先権主張国 日本(JP)

(31)優先権主張番号 特願平4-273023

(32)優先日 平4(1992)10月12日

(33)優先権主張国 日本(JP)

(31)優先権主張番号 特願平4-280326

(32)優先日 平4(1992)10月19日

(33)優先権主張国 日本(JP)

(71)出願人 000002325

セイコー電子工業株式会社

東京都江東区亀戸6丁目31番1号

(72)発明者 山崎 恒夫

東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

(72)発明者 近藤 健一

東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

(72)発明者 高橋 邦博

東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

(74)代理人 弁理士 林 敬之助

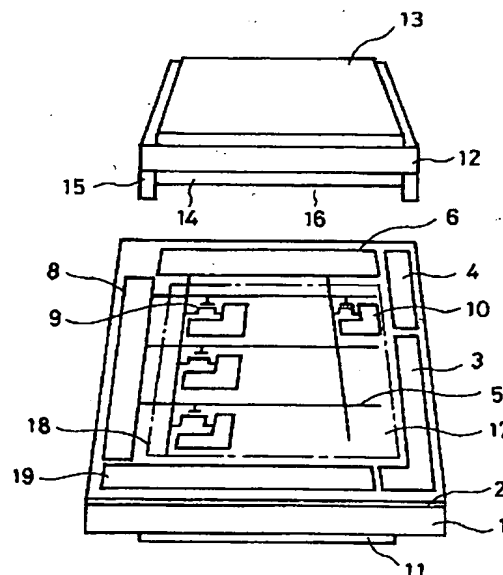
最終頁に続く

(54)【発明の名称】 光弁装置、立体画像表示装置および画像プロジェクタ

(57)【要約】

【構成】 石英ガラス基板1、前記石英ガラス基板1上に接着された単結晶シリコン薄膜層2に超LSIプロセスにより集積回路化されたX駆動回路6、とY駆動回路8、前記X駆動回路6とY駆動回路8の出力信号を導くためマトリクス構成されている各々の駆動電極5、前記マトリクス構成された駆動電極5の交点に配置されたトランジスタ9及び表示画素電極10、前記X駆動回路6とY駆動回路8にタイミング信号を供給するための制御回路4、画素表示するための表示データを発生するための表示データ発生回路3を構成し、更に光源素子を駆動するための光源素子駆動回路19が配置されている。液晶層16は前記第1の透明基板との間隙に、シール剤15によって封止される。シール剤15は例えば紫外線硬化型の接着剤樹脂からなり、所定のシール領域18に沿って供給される。

【効果】 高信頼、利便性、超小型、高密度、高精細な光弁装置の改良された補強構造を提供する。



- | | |
|-----------|-------------|
| 1 第一透明基板 | 8 Y軸駆動回路 |
| 2 半導体結晶薄膜 | 12 第二透明基板 |
| 4 制御回路 | 17 画素アレイ部 |
| 6 X軸駆動回路 | 19 光源素子駆動回路 |

【特許請求の範囲】

【0001】

【請求項1】 絶縁基板上に半導体単結晶薄膜が形成された複合基板と、該複合基板に対向して配設された対向基板と、該複合基板と該対向基板間に電気光学的物質が配設され、
該複合基板の上には画素部と駆動回路部とが形成され、
該駆動回路部は該半導体単結晶薄膜の中に形成され、
該画素部には、X電極群と、該X電極群と交差してY電極群と、該X電極群と該Y電極群の各交差部には薄膜トランジスタと画素電極とが形成され、
該駆動回路部には、該X電極群に表示データ信号を供給するX電極駆動回路と、該Y電極群に走査信号を供給するY電極駆動回路とが含まれ、
該表示データ信号と走査信号とにより該薄膜トランジスタを介して該画素電極に選択的に給電されて、該電気光学的物質が励起される電気光学セルを含むことを特徴とする光弁装置。

【0002】

【請求項2】 請求項1記載の光弁装置において、該複合基板上にはさらに制御回路が形成され、タイミング信号が該制御回路から該駆動回路部に出力されることを特徴とする光弁装置。

【0003】

【請求項3】 請求項2記載の光弁装置において、該Y電極駆動回路と該制御回路とは、該画素部を中心にして該複合基板上の左右の位置に配設されていることを特徴とする光弁装置。

【0004】

【請求項4】 請求項1記載の光弁装置において、該複合基板上にはさらに表示データ発生回路が形成され、該表示データ発生回路は映像信号を入力して該駆動回路部に表示信号を出力することを特徴とする光弁装置。

【0005】

【請求項5】 請求項4記載の光弁装置において、該表示データ発生回路はさらにRGB変換回路、同期分離回路、および、制御回路とを含み、
該RGB変換回路は該映像信号を入力してRGB表示信号を該駆動回路部に出力し、該同期分離回路は同期信号を該制御回路に出力し、該制御回路はタイミング信号を該駆動回路部に出力することを特徴とする光弁装置。

【0006】

【請求項6】 請求項4記載の光弁装置において、該表示データ発生回路はさらにA/D変換回路を含み、該A/D変換回路は該映像信号に含まれるビデオ信号をデジタルビデオ信号に変換し、
該駆動回路部はD/A変換回路を含み、該D/A変換回路はデジタル表示データ信号をアナログ表示データ信号に変換することを特徴とする光弁装置。

【0007】

【請求項7】 請求項2記載の光弁装置において、該駆動回路部は2つのX電極駆動回路を含み、該2つのX電極駆動回路は該画素部を中心にして該複合基板の上下の位置に配設されていることを特徴とする光弁装置。

【0008】

【請求項8】 請求項1記載の光弁装置において、該複合基板と該対向基板とは、ギャップを設けてシール部により接着形成され、該ギャップに該電気光学的物質が封入され、
該シール部は、該複合基板上に形成された該駆動回路部の上に少なくとも重なるように配置されていることを特徴とする光弁装置。

【0009】

【請求項9】 請求項1記載の光弁装置において、該複合基板にはさらに受信回路、表示データ発生回路、および、制御回路が形成され、
該受信回路は電波により送信された映像信号を受信してビデオ信号と同期信号を出力し、該表示データ発生回路は該ビデオ信号を入力して該駆動回路部に表示信号を出力し、該制御回路は該同期信号を入力して該駆動回路部にタイミング信号を出力することを特徴とする光弁装置。

【0010】

【請求項10】 請求項1記載の光弁装置において、該電気光学セルの背面に光源素子が形成され、該電気光学セルを構成する複合基板上には該光源素子を駆動するための光源素子駆動回路が形成され、該光源素子駆動回路により該電気光学セルに照射される光の強度が制御されることを特徴とする光弁装置。

【0011】

【請求項11】 請求項1記載の光弁装置において、該電気光学セルはコネクタ端子が形成されたパッケージ部に一体的に内包され、該電気光学セルの画素部に対応するパッケージ部には窓部が形成され、該コネクタ端子と該電気光学セルとは電氣的に接続されていることを特徴とする光弁装置。

【0012】

【請求項12】 請求項11記載の光弁装置において、該パッケージ部にはさらに光源素子が一体的に内包されて形成され、該電気光学セルに該光源素子により光が照射されることを特徴とする光弁装置。

【0013】

【請求項13】 請求項11記載の光弁装置において、該パッケージ部は光を透過しない材料から成り、該窓部は光を透過する材料から成り、該複合基板上の駆動回路部は、電気光学セルの周辺部に形成され、かつ、該パッケージ部により遮光されることを特徴とする光弁装置。

【0014】

【請求項14】 請求項11記載の光弁装置において、該コネクタ端子は、該電気光学セルの表面方向に平行な方向を向いて該パッケージ部側面から突出して設けられ

ていることを特徴とする光弁装置。

【0015】

【請求項15】 請求項11記載の光弁装置において、該コネクタ端子は、該電気光学セルの表面方向に垂直な方向を向いて該パッケージ部主面から突出して設けられていることを特徴とする光弁装置。

【0016】

【請求項16】 請求項11記載の光弁装置において、該パッケージ部にはその外面に放熱用のヒンを有することを特徴とする光弁装置。

【0017】

【請求項17】 請求項13記載の光弁装置において、該窓部には赤外線カット用の赤外線フィルターを装着していることを特徴とする光弁装置。

【0018】

【請求項18】 請求項11記載の光弁装置において、該パッケージ部には、該電気光学セルを冷却するための、冷却媒体の流入出するための貫通孔が形成されていることを特徴とする光弁装置。

【0019】

【請求項19】 請求項11記載の光弁装置において、該パッケージ部には、該電気光学セルの着脱を自在にするための凹部が形成され、該凹部に該電気光学セルが装着されていることを特徴とする光弁装置。

【0020】

【請求項20】 請求項1記載の光弁装置において、該電気光学セルの外部にはマイクロレンズアレイが配設されていることを特徴とする光弁装置。

【0021】

【請求項21】 請求項20記載の光弁装置において、該マイクロセンズアレイを構成する各マイクロセンズは、該画素部の各画素電極に対応して配設されて、入射光を該マイクロセンズにより集光して該画素電極に照射することを特徴とする光弁装置。

【0022】

【請求項22】 請求項20記載の光弁装置において、該マイクロレンズアレイは該電気光学セルに透明接着剤により接着固定され、該透明接着剤の屈折率は該マイクロレンズアレイの屈折率よりも小さいことを特徴とする光弁装置。

【0023】

【請求項23】 請求項1記載の光弁装置において、該光弁装置は光書き込み型光弁セルをさらに含み、該電気光学セルに光が照射され、該電気光学セルに表示された画像が該光書き込み型光弁セルに投射され、該投射された画像が該光書き込み型光弁セルに記憶されることを特徴とする光弁装置。

【0024】

【請求項24】 請求項23記載の光弁装置において、該光書き込み型光弁セルは、一对の透明基板間に強誘電

性液晶が挟持され、

該一对の透明基板の少なくとも一方の透明基板の内表面には、基板表面から順次透明電極層、光導電膜、誘電体ミラー層、強誘電性液晶を配向させるための配向膜が形成され、

他方の基板の内表面には基板表面から、透明電極層、配向膜が形成されていることを特徴とする光弁装置。

【0025】

【請求項25】 2つの電気光学セルと、該電気光学セルに光を照射するために該電気光学セルの後方に配置した光源とから成る両眼用の立体画像表示装置において、該電気光学セルは、

絶縁基板上に半導体単結晶薄膜が形成された複合基板と、該複合基板に対向して配設された対向基板と、該複合基板と該対向基板間に電気光学的物質が配設され、該複合基板の上には画素部と駆動回路部とが形成され、該駆動回路部は該半導体単結晶薄膜の中に形成され、該画素部には、X電極群と、該X電極群と交差してY電極群と、該X電極群と該Y電極群の各交差部には薄膜トランジスタと画素電極とが形成され、

該駆動回路部には、該X電極群に表示データ信号を供給するX電極駆動回路と、該Y電極群に走査信号を供給するY電極駆動回路とが含まれ、

該表示データ信号と走査信号とにより該薄膜トランジスタを介して該画素電極に選択的に給電し、該電気光学的物質が励起されることを特徴とする立体画像表示装置。

【0026】

【請求項26】 請求項25記載の立体画像表示装置において、該複合基板にはさらに受信回路、表示データ発生回路、および、制御回路が形成され、該受信回路は電波により送信された映像信号を受信してビデオ信号と同期信号を出力し、該表示データ発生回路は該ビデオ信号を入力して該駆動回路部に表示信号を出力し、該制御回路は該同期信号を入力して該駆動回路部にタイミング信号を出力することを特徴とする立体画像表示装置。

【0027】

【請求項27】 請求項25記載の立体画像表示装置において、該電気光学セルと該光源は、コネクタ端子が形成されたパッケージ部に一体的に内包され、該電気光学セルの画素部に対応し、該電気光学セルの前方のパッケージ部には窓部が形成され、該コネクタ端子と該電気光学セルとは電氣的に接続されていることを特徴とする立体画像表示装置。

【0028】

【請求項28】 光源部と投影光学系と電気光学セルから成る画像プロジェクタにおいて、

該電気光学セルは、

絶縁基板上に半導体単結晶薄膜が形成された複合基板と、該複合基板に対向して配設された対向基板と、該複

合基板と該対向基板間に電気光学物質が配設され、該複合基板の上には画素部と駆動回路部とが形成され、該駆動回路部は該半導体単結晶薄膜の中に形成され、該画素部には、X電極群と、該X電極群と交差してY電極群と、該X電極群と該Y電極群の各交差部には薄膜トランジスタと画素電極とが形成され、該駆動回路部には、該X電極群に表示データ信号を供給するX電極駆動回路と、該Y電極群に走査信号を供給するY電極駆動回路とが含まれ、該表示データ信号と走査信号とにより該薄膜トランジスタを介して該画素電極に選択的に給電し、該電気光学物質が励起されることを特徴とする画像プロジェクト。

【0029】

【請求項29】 請求項28記載の画像プロジェクトにおいて、該電気光学セルの外部にはマイクロレンズアレイが配設されていることを特徴とする画像プロジェクト。

【0030】

【請求項30】 請求項29記載の画像プロジェクトにおいて、該マイクロレンズアレイを構成する各マイクロレンズは、該画素部の各画素電極に対応して配設されて、該光源部からの入射光を該マイクロレンズにより集光して該画素電極に照射することを特徴とする画像プロジェクト。

【0031】

【請求項31】 請求項28記載の画像プロジェクトにおいて、該光源部から該画素部の薄膜トランジスタに入射する光を遮蔽、かつ、反射するための光遮蔽反射手段を備えていることを特徴とする画像プロジェクト。

【0032】

【請求項32】 請求項28記載の画像プロジェクトにおいて、該電気光学セルはコネクタ端子が形成されたパッケージ部に一体的に内包され、該電気光学セルの画素部に対応するパッケージ部には窓部が形成され、該コネクタ端子と該電気光学セルとは電氣的に接続されていることを特徴とする画像プロジェクト。

【0033】

【請求項33】 請求項32記載の画像プロジェクトにおいて、該パッケージ部は光を透過しない材料から成り、該窓部は光を透過し、該複合基板上の駆動回路部は、電気光学セルの周辺部に形成され、かつ、該パッケージ部により遮光されることを特徴とする画像プロジェクト。

【0034】

【請求項34】 請求項32記載の画像プロジェクトにおいて、該パッケージ部には該電気光学セルを冷却する冷却手段を備えたことを特徴とする画像プロジェクト。

【0035】

【請求項35】 請求項34記載の画像プロジェクトにおいて、該パッケージ部には、冷却媒体を流入するため

の流入貫通孔が形成され、冷却媒体を該パッケージ部に流入させて電気光学セルを冷却する冷却手段であることを特徴とする画像プロジェクト。

【0036】

【請求項36】 請求項35記載の画像プロジェクトにおいて、該冷却手段は、該冷却媒体を該流入貫通孔より圧縮して該パッケージ内に導入し、該冷却媒体を該パッケージ内にて断熱膨張して該電気光学セルを冷却することを特徴とする画像プロジェクト。

【0037】

【請求項37】 請求項28記載の画像プロジェクトにおいて、該複合基板には太陽電池セルが形成され、入射光を光電変換して該駆動回路部に電源電圧を供給することを特徴とする画像プロジェクト。

【0038】

【請求項38】 請求項28記載の画像プロジェクトにおいて、該画像プロジェクトはさらに光書き込み型光弁セルを含み、

該電気光学セルに光が照射され、該電気光学セルに表示された画像が該光書き込み型光弁セルに投射され、該投射された画像が該光書き込み型光弁セルに記憶され、該光源部から該光書き込み型光弁セルに光が照射され、該記憶された画像が投影されることを特徴とする画像プロジェクト。

【0039】

【請求項39】 請求項37記載の画像プロジェクトにおいて、該光書き込み型光弁セルは、一対の透明基板間に強誘電性液晶が挟持され、

該一対の透明基板の少なくとも一方の透明基板の内表面には、基板表面から順次透明電極層、光導電膜、透明電極層、誘電体ミラー層、強誘電性液晶を配向させるための配向膜が形成され、

他方の基板の内表面には基板表面から、透明電極層、配向膜が形成されることを特徴とする画像プロジェクト。

【発明の詳細な説明】

【0040】

【産業上の利用分野】 本発明は単結晶半導体層を活性領域とするアクティブマトリクス型の光弁装置、光弁装置を両眼に各々設置し、光弁装置からの画像を見ることにより立体視が可能な立体画像表示装置および光源部と光弁装置と投影光学系とからなる画像プロジェクトに関する。

【0041】

【従来の技術】 従来、8ミリビデオカメラのビューファインダ等にも使用されている小型画像表示装置の光弁装置は、透明な電気絶縁性基板上に多結晶あるいは非晶質のシリコン薄膜を真空蒸着法または、気相成長法により堆積し、薄膜トランジスタにより各画素のスイッチング素子群、及びこのスイッチング素子群を駆動するためのX-Y電極駆動回路群を形成していた。

【0042】先ず、図41を参照して従来のアクティブマトリクス型液晶表示装置の一般的な構成を簡単に説明する。この型の画像表示装置は、一方の石英ガラス基板1001と他方のガラス基板1012を互に対向配置し、両者の間に液晶層1016を封入した構造を有する。石英ガラス基板1001の主面にはシリコン多結晶半導体層1002Pが成膜されており活性領域を構成する。この石英ガラス基板1001の内表面には画素アレイ部1017と周辺回路部とが一体的に集積形成されている。周辺回路部はX駆動回路1006とY駆動回路1008とからなる。画素アレイ部1017にはX方向及びY軸方向に直交配列したマトリクス駆動電極1005が形成されている。さらに、その交点には画素電極1010が形成されている。又、個々の画素電極1010に対応してスイッチング素子1009も設けられている。スイッチング素子1009はシリコン多結晶半導体層1002Pを活性領域とする薄膜トランジスタ(TFT)からなる。そのドレイン電極は対応する画素電極1010に接続されており、そのソース電極は対応するX軸マトリクス駆動電極1005に電気接続されており、そのゲート電極は対応するY軸マトリクス駆動電極1005に電気接続されている。Y駆動回路1008はY軸方向のマトリクス駆動電極1005を線順次で選択走査する。一方X駆動回路1006はX軸方向のマトリクス駆動電極1005に電気接続されており、選択されたスイッチング素子1009を介して画素電極1010に表示信号を供給する。なお、石英ガラス基板1001の外表面には偏光板1011が貼着されている。

【0043】他方のガラス基板1012の内表面には共通電極1014が全面的に形成されている。カラー表示を行なう場合には、RGB三原色のカラーフィルタも同時に形成されている。ガラス基板1012の外表面には偏光板1013が貼着されている。上側のガラス基板1012はシール剤1015により下側の石英ガラス基板1001に接着されている。シール剤1015は点線で示すシール領域1018に沿って供給される。このシール領域1018は画素アレイ部1017を囲むように設けられており、X駆動回路1006、Y駆動回路1008からなる周辺回路部はシール領域1018から外側に位置している。

【0044】これら非晶質シリコン薄膜及び多結晶シリコン薄膜は化学気相成長法等を用いてガラス基板の上に容易に堆積できるので、比較的大画面のアクティブマトリクス型液晶表示装置を製造する場合に適している。非晶質シリコン薄膜あるいは多結晶シリコン薄膜に形成されるトランジスタ素子は一般に電界効果絶縁ゲート型である。現在、非晶質シリコン薄膜を用いたアクティブマトリクス型液晶表示装置は、3インチから10インチ程度の画面サイズが商業的に生産されている。非晶質シリコン薄膜は350℃以下の低温で形成できる為大面積液

晶パネルに適している。又、多結晶シリコン薄膜を用いたアクティブマトリクス型液晶表示装置は、現在2インチ程度の小型液晶表示パネルが商業的に生産されている。

【0045】しかし、従来の非晶質シリコン薄膜あるいは多結晶シリコン薄膜を用いたアクティブマトリクス型液晶表示装置は、比較的大画面サイズを必要とする直視型表示装置に適している一方、装置の微細化及び画素の高密度化には必ずしも適していない。最近、直視型表示装置とは別に、微細化された高密度の画素を有する超小型表示装置あるいは光弁装置に対する要求が高まってきた。かかる超小型光弁装置は例えば画像プロジェクタの一次画像形成面として利用され、投影型のハイビジョンテレビとして応用可能である。微細半導体製造技術を適用できれば、10 μ mオーダの画素寸法を有し全体としても数cm程度の寸法を有する超小型光弁装置が可能になる。

【0046】アクティブマトリクス型液晶表示装置をプロジェクタの光弁装置として利用する場合には幾つかの副的な課題が存在する。例えば、液晶表示装置は温度上昇に伴ない光弁機能が損われるという欠点がある。プロジェクタでは、強い光源光を透過型液晶表示装置に照明し、透過光を拡大光学系を介し前方に投影する。液晶表示装置は強い光源光を吸収し温度が上昇する結果臨界点を越えた場合には液晶相自体が消失してしまう。

【0047】アクティブマトリクス型液晶表示装置を光弁装置として用いた場合に、投影画像の明度が比較的低いという欠点がある。液晶パネルの全表面積に占める画素電極の割合は比較的低く開口率は十分でない。従って、照明光の利用効率が悪い為投影画像の明度が上がらない。加えて、液晶パネルには一般に偏光板が貼着されており、その光吸収により透過光量は一層低下する。このように、液晶パネルを光弁装置として利用場合には照明光の利用効率が悪いという課題がある。

【0048】従来、光源光は単に光弁装置の照明に供されるだけであり、その他の利用が図られていなかった。プロジェクタには強い光源光が必要とされ、大量のエネルギー放射を含んでいるにも拘らず、エネルギー自体としては殆ど無駄に失われていたという欠点がある。この為、プロジェクタの電源に大きな負荷が生じるという課題がある。

【0049】つぎに、従来、画像を立体視する方法は両眼の視差による方法がある。例えば、1) 2台のカメラで左と右眼用に別々に撮影した画像をモニター或は、スクリーン上に交互に切り替えて投影し、前記投影画像の切り替え周期と同期して左と右眼を交互に開閉する液晶シャッター装置を用いることにより、左眼は左眼用の画像、右眼は右眼用の画像をみることにより立体視する方法がある。また、2) 両眼に別々の画像表示素子を接眼し、そこに異なった左右の画像を表示して両眼で見るこ

とにより立体視する方法がある。

【0050】

【発明が解決しようとする課題】しかしながら、従来の非晶質あるいは多結晶シリコン薄膜の場合には、材料が単結晶でないために駆動電流が低く、高速動作が困難であり、微細半導体技術を適用してサブミクロンオーダのトランジスタ素子を形成することができないという問題があった。例えば、非晶質シリコン薄膜の場合、その移動度が $1\text{ cm}^2/\text{Vsec}$ 程度である為、高速動作が求められる周辺回路を同一基板上に形成できない。又、多結晶シリコン薄膜を用いた場合には、結晶粒子の大きさが数 μm 程度である為、必然的にトランジスタ素子の微細化が制限される等の欠点がある。したがって、従来の多結晶あるいは非晶質のシリコン薄膜を用いた小型画像表示装置は、通常の半導体集積回路素子と同程度の集積密度、高速動作を実現することが極めて困難であった。

【0051】また、ビューファインダのような透過型パネルには光源素子が必要であるが、これらの駆動回路の能動素子は、高耐圧と高電流駆動の必要性のためディスクリット部品により構成しなければならなかった。それ故に、表示装置として光源素子を含めて一体化することが困難であり、小型化及び利便性において問題とされていた。

【0052】また、電気的性能の面からは高速動作が必要な周辺回路部（例えば、駆動回路にタイミング信号を供給するための制御回路及び、光源素子の駆動回路を同一基板上に作り込むことができなかったり、集積密度の点からはサイズが大きくなり他の周辺回路を内蔵できないなどの制約があった。そのために、画素アレイ部とそれの駆動回路群以外は同一基板上に作り込みができないのが現状である。

【0053】上述した従来の問題点に鑑み、本発明は画素に選択給電する為のスイッチ素子群に加えて、高速動作、及び高密度集積を要する周辺回路、且つ光源素子の高耐圧、高電流駆動が可能な駆動回路構造とした小型画像表示装置を同一基板上に形成して表示素子を構成し、光源素子と表示素子を一体化構造とすることにより、高信頼、利便性、超小型、高密度、高精細な光弁装置の改良された補強構造を提供することを目的とする。特に、コンパクト性、堅牢性、取り扱い性、信頼性、遮光性、冷却性、組み込み性等に優れた光弁装置の実装構造を提供することを目的とする。又、表示信号の減衰を防止し画像再生品質を改善することを目的とする。さらに、回路的に表示データ転送速度を節減しその分マトリクス駆動電極群の本数を増加して画像の高精細化を図ることを目的とする。加えて、フラットパネルの外形寸法を小型化しビューファインダ等に好適な微細且つ高精細な表示デバイスを提供することを目的とする。

【0054】さらに、従来の技術に記した立体視の方法1)は、画面がチラツクといった問題があり眼が疲れ易

くなる。2)の方法は、多結晶シリコン薄膜層に画素アレイ部及び駆動回路を形成した透明基板を使って表示素子を構成したものである。従って、電気的性能の面からは高速動作が必要な周辺回路部（例えば、駆動回路）にタイミング信号を供給するための制御回路及び、光源素子の駆動回路を同一基板上に作り込むことができなかったり、集積密度の点からはサイズが大きくなり他の周辺回路を内蔵できないなどの制約があった。そのために、画素アレイ部とそれの駆動回路群以外は同一基板上に作り込みができないのが現状である。それ故に、駆動回路以外の周辺回路は、外部回路上に形成せねばならなかった。さらに外部回路により発生した画像データ及び、タイミング信号をワイヤにより接続する必要がある、取扱、操作上において不便であるという問題が生じていた。また、前記表示素子と前記表示素子の画素アレイ部を背面から照射するための光源素子を設置するためのスペースが必要であり、薄型化構造上の問題が生じていた。

【0055】

【課題を解決するための手段】上記課題を解決するために、この発明は少なくとも透明な電気絶縁基板と該基板表面の少なくとも一部分に配置され周辺回路区域を規定する半導体単結晶薄膜とを具備している。該周辺回路区域に隣接して画素アレイ区域が設けられており、画素電極群及び各画素電極を選択給電するためのスイッチ素子群が形成されている。このスイッチ素子群はX及びYの各々駆動回路により駆動されるように構成されている。そしてX及びYの駆動回路にタイミング信号を供給するための制御回路と表示データを発生するための表示データ発生回路、画像データを無線により受信するための受信回路などが同様に含まれている。これらの周辺回路及び、駆動回路スイッチ素子群は、例えば超LSI製造技術を用いて集積的に形成される。

【0056】かかる構造を有する小型画像表示装置を製造するために、透明な電気絶縁基板上に半導体単結晶、例えば超LSIを形成するために通常用いられる高品質のシリコン単結晶ウェハを接着し、このウェハを機械的或は化学的に研磨することにより半導体薄膜を全面に形成する。次に、該半導体単結晶薄膜を超LSI製造技術により選択的に加工し、スイッチ素子、X及びY駆動回路、制御回路と光源素子を駆動するための光源素子駆動回路を形成した第1の透明基板を製作する。次に、第1の透明基板上に形成された画素アレイ群に対向する領域に共通電極を配設した透明な電気的絶縁基板からなる第2の透明基板を対向させ、第1と第2の基板の間隙に電気光学的物質を封入することにより表示素子を構成することができる。この表示素子の光源素子としてエレクトロミネッセンス素子（EL素子）、蛍光ランプ素子（FL素子）などを表示素子の背面に配設する構造にして、密閉封止構造の内部に実装することにより一体化す

る。

【0057】本発明の一態様によれば、前記表示データ発生回路はコンポジットビデオ信号をRGB表示信号に変換するRGB変換回路と、コンポジットビデオ信号から同期信号を分離する同期分離回路を含んでいる。又、前記制御回路は該同期信号に応じてタイミング信号を発生する。他の態様によれば、前記駆動回路部は二組のX駆動回路と一組のY駆動回路とを含んでいる。該二組のX駆動回路は画素アレイ部に対して上下に分かれて配置されており、且つ互いに所定のタイミング信号に応じて並行動作する。一方、該Y駆動回路、制御回路及び表示データ発生回路は画素アレイ部に対して左右に分かれて配置されている。本発明の別の態様によれば、前記表示データ発生回路はアナログ表示信号を一旦デジタル表示データに変換するA/D変換回路を備えている。又、前記駆動回路部は該デジタル表示データをアナログ表示信号に再変換するD/A変換回路を含んでいる。さらに別の態様によれば、前記一对の基板はその周辺部に沿って設けられたシール領域により互いに接着されている。このシール領域は駆動回路部、制御回路、表示データ発生回路を含む周辺回路部と平面的に重なるように配置されている。

【0058】本発明は超小型、高密度、高精細な光弁装置の改良された補強構造を提供する。特に、コンパクト性、堅牢性、取り扱い性、信頼性、遮光性、冷却性、組み込み性等に優れた光弁装置の実装構造を提供することを目的とする。かかる目的を達成する為に、ICパッケージ型単結晶半導体光弁装置を考案した。即ち、本発明にかかる光弁装置は、光弁セルとコネクタ端子とパッケージ部材とを一体的に成形したICパッケージ構造を有する。該パッケージ部材は前記光弁セルを内包して物理的に補強し、画素アレイ部に整合した窓部と周辺回路部を遮光する構造部とを有している。さらに、該コネクタ端子は前記光弁セルの周辺回路部に電気接続された一端と、パッケージ部材から突出した他端とを有している。

【0059】好ましくは、前記パッケージ部材は黒色モールド樹脂成形品からなる。あるいは、パッケージ部材はセラミック成形品で構成しても良い。パッケージ部材の窓部には保護ガラス部材が一体的に取り付けられている。本発明の一態様によれば、前記パッケージ部材は該光弁セルと略等しい肉厚を有している。又、前記パッケージ部材は、その外面に放熱フィンを備えている。あるいは、前記パッケージ部材の窓部には熱線カット用の赤外線フィルタが取り付けられている。この赤外線フィルタは、場合によっては光弁セルから離間配置された偏光板に積層されている。他の態様によれば、前記パッケージ部材は冷却媒体の流路となる貫通孔を有する。特殊な態様としては、前記パッケージ部材は、光弁セルを着脱自在に収容する凹部が設けられている。

【0060】一方、前記コネクタ端子は、光弁セルと平

行な配置でパッケージ部材の側端面から突出して設けられている。あるいは、前記コネクタ端子は光弁セルと直交する配置でパッケージ部材の主平面から突出して設けるようにしても良い。さらに、本発明は小型で高密度高精細なプロジェクタ用光弁装置を提供することを目的とする。併せて、光弁装置の温度上昇を効果的に抑制する冷却構造を提供することを目的とする。又、投影画像の明度を改善することを目的とする。さらに、光源エネルギーの効率的な利用を可能とすることを目的とする。かかる目的を達成する為に、以下の手段を講じた。即ち、本発明にかかるプロジェクタは基本的な構成要素として光源部と、光弁装置と、投影光学系とからなる。前記光弁装置は、互いに対向配置された一对の透明基板と、両者の間隙に配された電気光学物質からなる。一方の透明基板には画素アレイ部とこれを駆動する周辺回路部が一体的に設けられている。他方の透明基板には対向電極が設けられている。本発明の特徴事項として、前記周辺回路部は、一方の透明基板に設けられた単結晶半導体層に集積形成されている。

【0061】好ましくは、前記画素アレイ部はマトリクス状に配置された画素電極群と、個々の画素電極を選択給電するスイッチング素子群からなり、少なくとも片方の透明基板には、個々のスイッチング素子を入射光から遮蔽する為の光反射性遮光膜を備えている。又、好ましくは、前記単結晶半導体層には太陽電池セルが一体的に形成されており、入射光を光電変換して直接周辺回路部に電源電圧を供給する。さらに好ましくは、前記光弁装置はマイクロレンズアレイを含んでおり、入射光を集光して画素アレイ部に含まれる画素電極群を選択的に照明する。前記マイクロレンズアレイは、それよりも屈折率の小さい透明接着層を介して片方の透明基板に接合されている。加えて好ましくは、前記光弁装置は冷却手段を備えている。具体的には、この冷却手段は光弁装置を収納する容器からなり、圧縮気体を導入する入口と減圧気体を排出する出口とを備えており、断熱膨張冷却を行なう。あるいは、前記冷却手段は光弁装置に冷却気体を送風するファンからなる。又は、前記冷却手段は光弁装置を収納する容器と、該容器に連通し冷却気体を供給する冷却系とからなる。前記冷却系には自動温度制御機構が設けられている。さらに、前記冷却系の供給口と排出口はともに容器の同一側面に設けられている。

【0062】

【作用】上記のように構成された表示装置においては、絶縁性の基板とその上に形成された半導体単結晶薄膜とからなる二層構造を有する基板を用いており、且つ該半導体単結晶薄膜層は半導体単結晶バルクからなるウェハと同等の品質を有している。従って、超LSI製造技術を使って、画素を駆動するスイッチング素子、駆動回路、及び受信回路等の周辺回路を通常の電氣的性能で且つ、高密度、高耐圧、高電流駆動で集積化することがで

き、更に前記表示素子と光源素子を一体化した表示装置を用いて双眼用の立体視表示装置として構成しているのでワイヤレスで、小型の立体視画像表示装置を提供することができる。

【0063】さらに、かかる構造によれば、ビデオ信号処理機能等をフラットパネルデバイスに付加することができ、ビデオカメラのビューファインダ等に好適である。周辺回路は従来のアナログ構成と異なりデジタル構成を採用できる。従って、アナログビデオ信号をデジタル表示データに変換してデータ処理やデータ転送を行なった後、最終段階でアナログ表示信号に再変換し画素アレイ部を駆動することができるので、表示信号の減衰を防止でき優れた画像再現性を確保可能とする。又、超LSI製造技術を駆使して、駆動回路を分割構成とし並行動作を行なうことで駆動周波数を節減でき、その分マトリクス駆動電極本数を増加でき画像の高精細化を達成可能とする。さらに、周辺回路部を中央の画素アレイ部の周囲に配設するとともに、シール領域を周辺回路部に重ねて配置することにより、表示画面の中心がフラットパネルの中心と略一致した高集積多機能コンパクト画像表示装置を得ることができる。

【0064】また、本発明においては、光弁セルが単結晶半導体層を利用して構成されており、周辺回路部や画素アレイ部を高密度で一体的に集積形成することができる。この光弁セルとコネクタ端子とパッケージ部材とは一体的に形成されておりICパッケージ構造を有する。従って、通常のICデバイスと同様に、その取り扱いが極めて簡便であり回路基板等に対して容易に組み込むことが可能である。又、モールド成形品であるので堅牢性や小型性、信頼性に優れている。さらに、所望により遮光性や冷却性を付与することによりプロジェクトに適用する際好適である。

【0065】さらに、本発明によれば、単結晶半導体層を有する透明基板を用いてプロジェクト用光弁装置を構成している。この単結晶半導体層には画素アレイ部を駆動する周辺回路部が集積形成されている。勿論、画素アレイ部も単結晶半導体層に形成することもできる。単結晶半導体層は結晶の一意性に優れているとともに、熱的に安定である為高温処理が自由に行なえ、微細な単結晶トランジスタ素子を形成できるとともに、多結晶半導体層や非晶質半導体層に比べて大きな電界移動度を有している為、高速応答性に優れたトランジスタ素子を得ることができる。この為、従来に比し、小型、高性能、高密度、高精細なプロジェクト用光弁装置を得ることができる。周辺回路部には、駆動回路に加えて、場合によってはビデオ信号処理回路等を付加することも可能である。

【0066】上述した基本的な作用に加えて、様々な工夫が加えられている。例えば、透明基板には個々のスイッチング素子を入射光から遮蔽する為の光反射性遮光膜

が形成されている。この光反射性遮光膜は、単にスイッチング素子の光リークを防止するばかりでなく、入射光を反射するので光弁装置の温度上昇を抑止できる。又、単結晶半導体層には太陽電池セルが一体的に形成されており、周辺回路部に供給する電源電圧を自足可能とし効率的なエネルギー利用を図っている。又、前記光弁装置はマイクロレンズアレイを含んでおり画素電極部分のみを選択的に照明することにより光源光の利用効率を改善している。さらに、前記光弁装置は冷却手段を備えており温度上昇を効果的に抑制している。

【0067】

【実施例】図1は本発明の実施例を説明するための小型画像表示装置の透視図である。図1において、石英ガラス基板1、前記石英ガラス基板1上に接着された単結晶シリコン薄膜層2に超LSIプロセスにより集積回路化されたX駆動回路6、とY駆動回路8、前記X駆動回路6とY駆動回路8の出力信号を導くためマトリクス構成されている各々の駆動電極5、前記マトリクス構成された駆動電極5の交点に配置されたトランジスタ9及び表示画素電極10、前記X駆動回路6とY駆動回路8にタイミング信号を供給するための制御回路4、画像表示するための表示データを発生するための表示データ発生回路3を構成し、更に光源素子を駆動するための光源素子駆動回路19が配設されている。前記石英ガラス基板1の裏側に偏光板11を接着した第1の透明基板と共通電極14を設けたガラス基板12の裏側に偏光板13を接着した第2の基板がある。前記第1の基板と第2の基板との間に液晶層16を介在させ、シール剤15により前記液晶層16を封止した構造となっている。前記Y駆動回路8は画素アレイ部17に対して左側に、また、制御回路4と表示データ発生回路3は右側に配置されている。

【0068】図1において、表示データ発生回路3は物体を撮像するCCD撮像装置等の撮像信号を入力することにより内蔵されたA/D変換回路によって画像表示するための表示データをX駆動回路6に出力する。また、CCD撮像装置からのコンポジット信号から分離された水平同期信号、垂直同期信号は制御回路4に入力する。

【0069】制御回路4は、水平同期信号、垂直同期信号を受けて、表示に必要なタイミング信号をX駆動回路6とY駆動回路8に出力する。X駆動回路6は前記表示データ発生回路3からビデオ信号をA/D変換した4ビットの表示データを前記制御回路4のタイミング信号（表示データのシフトクロック信号）により、内蔵の4ビットパラレルシフトレジスタ回路に順次シフトされデータをとり込む。

【0070】そして、1ライン分の表示データが取り込まれた時、タイミング信号（データラッチ信号）により内蔵のラッチ回路により前記1ライン分のデータをラッチする。ラッチされた前記表示データは内蔵のD/A変

換回路によりアナログ信号に変換され前記画素アレイ部17のトランジスタのソースに出力される。それと同時に、Y駆動回路8は1本の走査ラインを選択するために1本の駆動電極に選択電圧を出力し、前記トランジスタのゲートをオンすることにより表示画素電極に前記X駆動回路6の出力電圧を供給する。

【0071】液晶層16は共通電極14と前記表示画素電極10に印加された振幅電圧に応じて濃淡の画素表示を行う。このようにして、Y駆動回路8とX駆動回路6はライン順次駆動により撮像された映像の信号を前記画素アレイ部17に表示することができる。なお、電気光学物質としては液晶に限られるものではなく、その他の流体材料や固体材料を適宜使用することが可能である。又、本例ではフラットパネル構造を構成する一対の基板1、12はともにガラス材料から構成されており光透過型であるが、本発明はこれに限られるものではなく、少なくとも一方が透明であれば良い。

【0072】ここで、前記液晶層16は前記第1の透明基板と第2の透明基板との間隙に、シール剤15によって封止される。シール剤15は例えば紫外線硬化型の接着剤樹脂からなり、点線で示すように所定のシール領域18に沿って供給される。このシール領域18は、中央の画素アレイ部17を囲む周辺回路部と重なるように規定されており、フラットパネルのコンパクトな実装が可能になる。従来のように、画素アレイ部と周辺回路部との間に特別なシールゾーンを設ける必要がなくなり、表面積を圧縮できる。又、画素アレイ部17は石英ガラス基板1の略中央部に位置する為、ケーシングやハウジングに組み込む場合有利である。

【0073】図1に示した単結晶半導体型光弁セルの構造は一例であり、本発明はこれに限られるものではない。一般に、単結晶半導体型光弁セルは、ワンチップ上に単結晶半導体層を活性領域とする駆動回路その他の周辺回路部、及び画素アレイが形成された小型高精細な光弁装置である。画素アレイについてはアクティブマトリクス型と単純マトリクス型の両者が含まれる。アクティブマトリクス型の場合にはスイッチング素子は、単結晶シリコントランジスタの他に、アモルファスシリコントランジスタ、ポリシリコントランジスタ、ダイオード等を利用することができ、夫々画素電極に対応して設けられる。単純マトリクス型の場合には、画素アレイは縦方向と横方向にマトリクス状に交差配列した画素電極のみで構成されスイッチング素子は設けられない。何れにしても、単結晶半導体型光弁素子の特徴は、周辺回路部が単結晶半導体層に形成されていることである。

【0074】図2は本発明の小型画像表示装置を8ミリビデオカメラのビューファインダに応用した場合の一実施例を示す図である。図2の構成は、物体を撮像する素子としてCCD撮像装置27、前記CCD撮像装置27の撮像信号はビデオ信号と同期信号を複合したコンポジ

ット信号であり、データ信号発生回路の同期分離回路26に輸入される。同期分離回路26からのビデオ信号をA/D変換するA/D変換回路25と、表示のためのタイミング信号を発生するための制御回路4、X駆動回路6、Y駆動回路8、画素アレイ部17及び光源素子30を駆動するための光源素子駆動回路19により構成されている。

【0075】次に、図2の動作について説明する。CCD撮像装置からのコンポジット信号CDは前記データ信号発生回路の同期分離回路26に輸入される。前記同期分離回路26はビデオ信号DTをA/D変換回路25に出力する。また、前記同期分離回路26は水平同期信号HSYC、垂直同期信号VSYC、クロック信号CKを制御回路4に出力する。このクロック信号CKは、水平同期信号を入力とするPLL回路(図示しない。)によって発生された基準のクロック信号である。

【0076】前記A/D変換回路25はビデオ信号DTを4ビットのデジタル信号に変換してX駆動回路6に出力する。前記制御回路4は前記X駆動回路6及びY駆動回路8を動作させるに必要なタイミング信号(データシフトクロック信号CL2、データラッチ信号CL1、フレーム信号FRM、交流化制御信号Mなど)を発生する。前記制御回路4によるタイミング信号によりX駆動回路6及び、Y駆動回路8を動作させ前記画素アレイ部17に画像を表示させるものである。透明な画素アレイ部の背面にはEL等の光学素子30が配設され、前記光源素子30を駆動するための駆動回路19により駆動される。

【0077】図3は前記光源素子駆動回路19の一実施例を示したものである。図3において、光源素子駆動回路19はトランス31、電解コンデンサ37を外部接続している。EL光源素子30を端子T1とT2間に接続するとトランス31のインダクタンスLとEL光源素子30の静電容量Cにより発振する。この電流変化が2次側のコイルに逆位相の電圧が誘起される。この誘導電圧はトランジスタ32のベースにフィードバックする。従って、この誘導電圧はトランジスタ32により増幅され位相を反転して、前記トランスのインダクタンスLとEL光源素子の静電容量Cによる負荷を駆動するように動作する。それ故に、端子T1とT2間に出力電圧が、約100Vで400Hzの駆動波形が出力され、EL光源素子30を点灯するものである。

【0078】図4も、本発明にかかる単結晶半導体型画像表示装置を8ミリビデオカメラのビューファインダに応用した具体例を示すブロック図である。単結晶半導体型画像表示装置には、外部的にCCD素子1021と記録/再生回路1022とが接続されている。CCD素子1021は被写体を撮影し撮像信号D1を出力する。又、記録/再生回路1022は撮像信号D1を記録/再生する為のものである。

【0079】一方、単結晶半導体型画像表示装置は、表示データ発生回路1003、制御回路1004、一对のX駆動回路1006、1007、Y駆動回路1008、画素アレイ部1017を含んでいる。表示発生回路1003は、CCD素子1021から供給された影像情報を画像表示する為に必要な表示データを発生する。制御回路1004は、表示データ発生回路1003から得られた同期信号に基き種々のタイミング信号を発生する。X駆動回路1006、1007及びY駆動回路1008は、タイミング信号に応じて画素アレイ部1017のマトリクス駆動電極群に所定の駆動電圧を供給する。ここで、画素アレイ部1017の共通電極上には、個々の画素電極に整合するように、赤色(R)、青色(B)、緑色(G)のカラーフィルタが例えば電着法等により成膜されており、カラー表示が可能である。又、前述した表示データ発生回路1003、制御回路1004、一对のX駆動回路1006、1007、Y駆動回路1008、画素アレイ部1017は同一基板上に一体形成された回路である。表示データ発生回路1003は、サンプルホールド回路1031、ローパスフィルタ1032、ビデオ信号処理回路1033、タイミングパルス発生回路1034、同期信号発生回路1035、RGB変換回路1036、クランプ回路1037、A/D変換回路1038、データ分割回路1039、同期分離回路1301、及びPLL回路1302によって構成されている。

【0080】引き続き図4を参照して、ビューファインダの動作を説明する。タイミングパルス発生回路1034により生成されたタイミングパルスTPをCCD素子1021に入力することにより、当該CCD素子1021はシリアルのアナログデータとして撮像信号D1を出力する。表示データ発生回路1003の入力段に位置するサンプルホールド回路1031は、タイミングパルス発生回路1034から供給されるサンプルホールド信号SPに応じて、撮像信号D1をサンプルホールドする。このサンプルホールド回路1031は、撮像信号D1の波形からビデオ信号D2のみを取り出し、次段のローパスフィルタ1032に入力する。ローパスフィルタ1032はサンプルホールド信号SPに起因するクロックノイズを除去したビデオ信号D3を次段のビデオ信号処理回路1033に入力する。このビデオ信号処理回路1033はビデオ信号D3に各種処理を施し、コンポジットビデオ信号CBDを出力する。各種処理には、例えばクランプ、T補正、ホワイトクリップ、ブランキングミックス、ペダスタル、シンクミックス等が含まれる。ここで、同期信号発生回路1035は、前記タイミングパルス発生回路1034から供給されるクロック信号CLKを分周して同期信号SYCを生成し、これを前記ビデオ信号処理回路1033に入力する。ビデオ信号処理回路1033は、ビデオ信号D3にこの同期信号SYCを複合させ、所望のコンポジットビデオ信号CBDを合成す

ることができる。

【0081】ここで、CCD素子1021により撮影された被写体像を記録あるいは表示する場合にはスイッチSWを投入する。コンポジットビデオ信号CBDは記録/再生回路1022に転送され、磁気テープに記録される。一方、被写体像をビューファインダに表示する為に、先ずコンポジットビデオ信号CBDは、RGB変換回路1036に入力され、輝度信号と色信号に分離された後、RGB表示信号に変換されて次段のクランプ回路1037に送出される。クランプ回路1037はコンポジットビデオ信号CBDの直流レベルをクランプする為のものである。クランプされたRGB表示信号D4はA/D変換回路1038により対応するデジタル表示データD5に変換される。このデジタル表示データD5はデータ分割回路1039により二分割され、各々表示データD6、D7が第一及び第二のX駆動回路1006、1007に転送される。

【0082】又、前記コンポジットビデオ信号CBDは同期分離回路1301にも入力される。この同期分離回路1301は、コンポジットビデオ信号CBDから水平同期信号HSCと垂直同期信号VSCを分離する。分離された水平同期信号HSCはPLL回路1302に入力される。PLL回路1302は基準クロック信号CKを出力する。前記基準クロック信号CKと水平同期信号HSCと垂直同期信号VSCは制御回路1004に入力される。制御回路1004は、これらの同期信号に基き、前記X駆動回路1006、1007及びY駆動回路1008を動作させる為に必要な種々のタイミング信号を発生する。これらのタイミング信号には、データシフトクロック信号CL2、データラッチ信号CL1、フレーム信号FRM、交流反転信号M等が含まれる。

【0083】一对のX駆動回路1006、1007及びY駆動回路1008はこれらのタイミング信号に基き動作し、画素アレイ部1017にカラー画像を再生表示する。ここで、画素アレイ部1017の上下に分割配置された一对のX駆動回路1006、1007は、前記データ分割回路1039により二系統に分離された表示データD6、D7を互いに同期的に取り込む。上下一対のX駆動回路1006、1007に接続されたマトリクス駆動電極群即ち信号ラインは、Y駆動回路1008に接続されたマトリクス駆動電極群即ちゲートラインと互いに直交しマトリクス構成となっている。複数の信号ラインのうち、奇数番目は第一X駆動回路1006に接続されており、偶数番目は第二X駆動回路1007に接続されている。マトリクス構成の各交点に配置されたスイッチング素子を導通させることにより対応する画素電極に所望の信号電圧を印加し液晶の電気光学効果を変化させて画像表示を行なう。なお、一旦記録された影像データをビューファインダ上に再生する場合には、スイッチSWをオフ状態とした上で、コンポジットビデオ信号CBD

が記録／再生回路1022からRGB変換回路1036に供給される。従って、記録時と同様の動作により画素アレイ部1017にカラー画像を再生表示することができる。

【0084】図5は、図4に示した表示データ発生回路1003のうちのA/D変換回路1038及びデータ分割回路1039と、制御回路1004の具体的な構成例を示すブロック図である。図示するように、A/D変換回路1038は、RGB三原色に各々対応して三個のA/Dコンバータ1381、1382、1383から構成されており、アナログ表示信号D4の各色成分を、夫々4ビットのデジタルパラレル表示データに変換する。以下、表示データを色毎に識別する為にR、G、Bの符号を用いて表わすことにする。次に、データ分割回路1039は、4ビットパラレルデータR、G、Bをシフトする為のシフトレジスタ回路1391、1392、1393と、これらシフトレジスタ回路の出力を一時的にラッチする為のラッチ回路1394と、前記ラッチ回路1394の出力を順次スイッチングする為のスイッチ回路1395、1396、1397と、これらのスイッチ回路を順次オン状態とする為のタイミング信号SP1、SP2、SP3を発生させる為のリングカウンタ回路1401とから構成されている。又、制御回路1004は、1ライン分の有効データ期間を検出する水平データ期間検出回路1405、1フレームの有効データ期間を検出する垂直データ期間検出回路1406と、AND回路1407、1408と、波形整形回路1402、1403と、1/2分周回路1404とから構成されている。

【0085】引き続き図5を参照して動作の説明を行なう。水平同期信号HSCと基準クロック信号CKに応じて、水平データ期間検出回路1405は、水平ブランキング期間中ローレベルとなり、表示データ出力期間中ハイレベルとなる制御信号を出力する。又、垂直データ期間検出回路1406は水平同期信号HSCと垂直同期信号VSCの入力を受けて、垂直ブランキング期間中ローレベルとなり1フレーム中の有効な表示データ出力期間中ハイレベルとなる制御信号を出力する。これら水平データ期間検出回路1405と垂直データ期間検出回路1406から得られた制御信号はAND回路1407に入力される。AND回路1407の出力と基準クロック信号CKは次段のAND回路1408に入力される。このAND回路1408の出力信号CP1に応じて、A/Dコンバータ1381、1382、1383に入力された表示信号D4のRGB成分が夫々4ビットのデジタルデータに変換される。当該変換されたデジタルデータは二段の4ビットパラレルシフトレジスタ回路1391、1392、1393に各々シフトされる。これらシフトレジスタ回路1391、1392、1393の出力データはラッチ回路1394に入力されている。

【0086】前記AND回路1408の出力信号CP1

は、1/2分周回路1384により1/2分周される。この分周信号CP2はラッチ信号としてラッチ回路1394に入力される。ラッチ回路1394の出力データはスイッチ回路1395、1396、1397に入力される。ここで、ラッチ回路1394には、右から順に表示データR1、R2、G1、G2、B1、B2が格納されている。これらの表示データが三個のスイッチ回路1395、1396、1397に転送されると所定のデータ配列順の変更が行なわれる。即ち、第一のスイッチ回路1395の右側にはR1が格納され左側にはG1が格納される。二番目のスイッチ回路1396の右側にはB1が格納され左側にはR2が格納される。三番目のスイッチ回路1397の右側にはG2が格納され左側にはB2が格納される。なお、RGB各データに付されたサフィックス1及び2は二段シフトレジスタに夫々転送された順を表わしている。スイッチ回路1395、1396、1397はリングカウンタ回路1401から供給されるゲート信号SP1、SP2、SP3により夫々順次スイッチオンされ、二分割された一対の表示データD6及びD7を出力する。

【0087】なお、リングカウンタ回路1401に供給されるクロック信号CP3は、基準クロック信号CKを分周回路1409により分周した信号である。分割された表示データD6及びD7は、夫々第一及び第二X駆動回路1006、1007に入力され、前述した分周クロック信号CP3をシフトクロック信号CL2とするパルスにより順次シフトされ、1ライン分の表示データが転送される。第一X駆動回路1006に転送される分割表示データD6はR1、B1、G2を含んでおり、第二X駆動回路1007に転送される他方の分割表示データD7はG1、R2、B2を含んでいる。図から明らかなように、これらの表示データは交互に上下分割されたものである。転送された表示データは、ラッチ信号CL1によりラッチされる。ラッチされた表示データは内蔵のD/A変換回路によりアナログ表示信号に変換されマトリクス駆動電極群に出力される。なおラッチ信号CL1は、水平同期信号HSCを入力とする波形整形回路1402により生成される。他の波形整形回路1403は垂直同期信号VSCを入力としてフレーム信号FRMを発生し、Y駆動回路に供給され走査信号の開始データとなる。又、フレーム信号FRMは1/2分周回路1404により1/2分周され、交流反転信号Mとなり、液晶に印加される駆動電圧の極性反転を制御し交流駆動を行なう。

【0088】上述した説明から明らかなように、アナログ表示信号D4はA/D変換回路1038により一旦デジタル表示データに変換された形でデータ転送が行なわれる。従って、データ転送中に起きる信号成分の減衰を有効に防止することが可能である。又、表示データは二分割され一対のX駆動回路1006、1007に供給さ

れる。従って、転送クロックの周波数は従来に比べ半分にすることが可能である。

【0089】図6は、第一のX駆動回路1006の具体的な構成を示すブロック図である。なお、第二のX駆動回路1007も同様な構成を有している。図示するように、X駆動回路1006は、4ビットパラレルシフトレジスタ回路1061、ラッチ回路1062、D/A変換回路1063とから構成されている。入力された4ビットパラレルデータD6は、シフトクロック信号CL2により順次シフトされる。このシフトクロック信号CL2の周波数は従来に比し半分で良い。1ライン分のデータが転送されると、ラッチ信号CL1によりラッチされる。ラッチされたデータはレベル変換された後、D/A変換回路1063によりアナログ表示信号に変換され駆動電圧を出力する。このD/A変換回路1063は高電圧HVと低電圧LVを駆動電圧源としており、極性反転信号Mに応じてアナログ駆動電圧の極性が反転するように制御している。さらに、この極性反転信号Mはレベル変換された後対向基板上に配設された共通電極にも印加され、液晶の交流化駆動を実現できる。このように、本実施例では、最終段階でデジタルデータがアナログ信号に変換された後液晶層に印加される。従って、中間の信号転送段階で減衰が生じる惧れがない。

【0090】図7も、本発明の一実施例を示す回路図である。図7において、2020と2021は各々右眼及び左眼用の画像を撮影するCCD撮像装置である。2022、2023は前記撮像装置の画像データを記録するためのVTR記録装置である。2024は右眼及び左眼の画像データを発生するためのビデオディスクのような画像発生装置である。2025はどの装置を選択するか、データを切り替えるためのスイッチである。2026、2027は画像データを無線により送信するための信号に変換するRFモジュレータである。2028、2029は前記RFモジュレータの信号を増幅するための増幅回路である。2030、2031は送信された映像信号を受信するための受信回路である。2032、2033は受信した信号を変換し表示データを発生するための表示データ発生回路である。2034、2035は画素アレイ部2036、2037を駆動するための駆動回路である。

【0091】以上のように構成されている。ここで、CCD撮像装置により撮像された画像信号を表示素子2036、2037により立体視する場合について説明する。前記スイッチをS1端子に接続するとCCD撮像装置2020、2021により撮影された各々右眼と左眼の画像信号は、前記RFモジュレータ2026、2027に入力される。前記RFモジュレータ2026、2027により搬送波とミキシングされた画像信号信号は、増幅回路2028、2029により増幅されてアンテナから映像信号が送信される。前記映像信号は、受信回路

2030、2031のアンテナから受信される。受信された映像信号は、カラーデータに分離され表示データ発生回路2032、2033により表示データを発生する。前記表示データ発生回路2032、2033の表示データは駆動回路2034、2035に入力され画素アレイ部2036、2037を駆動することにより、右眼の画素アレイ部と左眼の画素アレイ部に各々前記CCD撮像装置2020、2021により撮像された画像が表示される。それ故に、立体的に見ることが可能になる。

【0092】図8(a)及び図8(b)は前記立体視表示装置における右眼側の表示システムの送信側及び受信側を示す回路図である。図8(a)において、RFモジュレータ2026はCCD撮像装置2020の画像信号を増幅する増幅回路2206、画像信号をAM変調し搬送波信号とミキシングするためのAM変調/ミキシング回路2207、搬送波信号を発生するための搬送波発振回路2208、音源2201のオーディオ信号を増幅するためのオーディオ信号増幅回路2202、オーディオ信号をFM変調するためのFM変調回路2203、前記FM変調回路2203のFM変調信号を搬送波信号とミキシングするためのFM変調/ミキシング回路2204、その出力をバンドパスするための帯域フィルタ回路2205、前記帯域フィルタ回路2205の出力と前記前記AM変調/ミキシング回路2207の出力をミキシングしローパスフィルタするためのミキシング・ローパスフィルタ回路2209により構成されている。前記ミキシング・ローパスフィルタ回路2209の出力信号は映像信号となりRF増幅回路2028により増幅されアンテナ2221により送信される。

【0093】図8(b)において、受信回路2030の同調回路2210は、受信アンテナ2222を使って映像信号を受信する。同調回路2210により受信された映像信号は搬送波信号処理回路2211に入力される。ここで、映像信号は増幅、帯域増幅されて色デコーダ回路2212に入力され色復調及び、色マトリクスを行いカラービデオ信号を出力する。色同期回路2213はバースト信号と水晶制御発振信号を位相検波した出力により発振周波数を電圧制御して、前記搬送波信号処理回路2211及び色デコーダ回路に入力することにより色同期を行う。前記色デコーダ回路2212の赤、青、緑色のカラー出力R-Y、B-Y、G-Y表示データ発生回路2214に入力されてビデオ信号をアナログ/デジタル変換して出力する。前記表示データ発生回路2214の出力はX駆動回路2219に入力されたデジタル値を各々の出力段においてデジタル/アナログ変換を実行し、アナログ量の駆動電圧を出力して画素アレイ部を2220を駆動する。

【0094】表示のタイミング信号を発生する制御回路2215はY駆動回路2218及び前記X駆動回路2219を駆動させるために必要な表示データシフトクロッ

ク信号、フレーム信号、データラッチ信号などのタイミング信号と前記前記表示データ発生回路に交流化駆動の反転信号を供給するための交流化反転信号を発生する。そして、前記Y駆動回路2218は画素アレイ部2220のY軸の駆動電極を線順次走査により駆動して画像表示を実行する。前記画素アレイ部の背面に配置された光源素子2217は蛍光管であり、光源素子駆動回路2216により駆動される。

【0095】次に、図9及び図10を参照して、本発明にかかる単結晶半導体型画像表示装置の製造方法を詳細に説明する。まず、図9の工程Aにおいて、石英ガラス基板1101とシリコン単結晶半導体基板1102が用意される。このシリコン単結晶半導体基板1102はLSI製造に用いられる高品質のシリコンウェハを用いることが望ましく、その結晶方位は〈100〉0.0±1.0の範囲の一様性を有し、その結晶格子欠陥密度は500個/cm²以下である。用意された石英ガラス基板1101の表面及びシリコン単結晶半導体基板1102の表面を先ず精密に平滑仕上げる。続いて、平滑仕上げされた両面を重ね合わせ加熱することにより両基板を互いに熱圧着する。この熱圧着処理により両基板1101、1102は互いに強固に固着される。

【0096】次に工程Bにおいて、シリコン単結晶半導体基板の表面を研磨する。この結果、石英ガラス基板1101の表面には所望の厚みまで研磨された薄膜のシリコン単結晶半導体層1103が形成される。電気絶縁層となる石英ガラス基板1101とシリコン単結晶半導体層1103とにより構成される二層構造の複合基板が得られる。なお、シリコン単結晶半導体層1103を得る為に研磨処理に代えてエッチング処理を施しても良い。このようにして得られた薄膜のシリコン単結晶半導体層1103はシリコンウェハの品質がそのまま保存されるので結晶方位の一様性や格子欠陥密度に関し極めて優れた複合基板材料を得ることができる。これに対して、従来のように多結晶シリコン薄膜の再結晶化により得られた単結晶薄膜は格子欠陥が多く、結晶方位も一様でないでLSI製造には適していない。

【0097】続いて工程Cにおいて、シリコン単結晶半導体層1103の表面を熱酸化処理し全面にシリコン酸化膜1104を堆積する。その上に、化学気相成長法を用いてシリコン窒化膜1105を堆積する。さらに、その上に所定の形状にパタニングされたレジスト1106を被覆する。このレジスト1106を介してシリコン窒化膜1105及びシリコン酸化膜1104のエッチングを行ない、素子領域のみを残す。続いて工程Dにおいて、レジスト1106を除去した後、素子領域を被覆するシリコン酸化膜1104及びシリコン窒化膜1105をマスクとしてシリコン単結晶半導体層1103の熱酸化処理を行ないフィールド酸化膜1107を形成する。フィールド酸化膜1107によって囲まれた領域にはシ

リコン単結晶半導体層1103が残され、素子領域を構成する。図示の状態では、マスクとして用いられたシリコン酸化膜1104及びシリコン窒化膜1105は除去されている。

【0098】次に図10の工程Eにおいて、再び熱酸化処理が行なわれシリコン単結晶半導体層1103の表面にゲート酸化膜1108が形成される。次に工程Fにおいて、化学気相成長法により多結晶シリコン膜が堆積される。この多結晶シリコン膜を所定の形状にパタニングされたレジスト1110を介して選択的にエッチングし、ゲート酸化膜1108の上に多結晶シリコンゲート電極1109を形成する。

【0099】工程Gにおいて、レジスト1110を除去した後、多結晶シリコンゲート電極1109をマスクとしてゲート酸化膜1108を介し不純物砒素のイオン注入を行ない、シリコン単結晶半導体層にソース領域1111及びドレイン領域1112を形成する。この結果、ゲート電極1109の下方においてソース領域1111とドレイン領域1112の間に不純物砒素の注入されていないチャンネル領域1113が形成される。

【0100】最後に工程Hにおいて、ソース領域の上にあるゲート酸化膜1108の一部を除去してコンタクトホールを開口し、ここにソース電極1114を接続する。同様に、ドレイン領域の上にあるゲート酸化膜1108の一部を除去してコンタクトホールを開口し、この部分を覆うように画素電極1115を形成する。この画素電極1115はITO等からなる透明導電材料によって構成されている。加えて、画素電極1115の下側に配置されているフィールド酸化膜1107も透明であり、さらにその下側に配置されている石英ガラス基板1101も透明である。従って、画素電極1115、フィールド酸化膜1107及び石英ガラス基板1101からなる三層構造は光学的に透明な基板である。なお図示しないが、この後共通電極及びカラーフィルタの形成された対向基板を接着し、間隙内に液晶層を封入充填して単結晶半導体型画像表示装置が完成する。

【0101】上述した実施例では、画素スイッチング素子を構成するTFTの製造のみを示しているが、同時に駆動回路、表示データ発生回路、制御回路等から構成される周辺回路部に含まれるTFTもシリコン単結晶半導体層に形成される。本発明の特徴事項は、周辺回路部が単結晶半導体層に形成されていることである。従って、画素スイッチング素子については勿論単結晶半導体層に形成しても良いが、これに代えて部分的に多結晶半導体薄膜あるいは非晶質半導体薄膜を用いて構成しても良い。又、上述した実施例では画素アレイ部や周辺回路部が形成された基板表面側に対向基板を重ねて表示装置を構成している。しかしながら、本発明はかかる構造に限られるものではなく、画素アレイ部及び周辺回路部を他の基板に転写した後、平坦な裏面側に対して対向基板を

接着するようにしても良い。

【0102】上述した実施例においては、画素アレイ部に含まれるスイッチング素子に加えて、周辺回路部は全てMOSトランジスタで構成されていた。しかしながら、場合によってはMOSトランジスタとバイポーラトランジスタを混在させて周辺回路部を形成することが好ましい場合もある。単結晶半導体層を利用した場合にはかかる混成構造も可能であり、図11は、NPNバイポーラトランジスタとN型MOSトランジスタを同一基板上に形成した場合の断面構造を示す模式図である。図示するように、電気絶縁性の石英ガラス基板1101の表面にはシリコン単結晶半導体層1103が形成されており、前述の複合基板を構成する。この右半分領域にはN型のMOSトランジスタが形成されており、左半分領域にはNPNバイポーラトランジスタ形成されている。図から明らかなように、NPNトランジスタとN型MOSトランジスタは同時に形成することができる。まず、N-型のシリコン単結晶半導体層1103にP-型のベース拡散層を設ける。このベース拡散層内にN+型のエミッタ(E)領域を形成する。P-型のベース拡散層に形成される、P+型のベース(B)領域はCMOSプロセスでN型MOSトランジスタのPウェルと同時に拡散され形成できる。N+型のエミッタ領域はN型MOSトランジスタのN+型ソース(S)領域及びドレイン(D)領域と同時に形成できる。

【0103】図12は、単結晶半導体型光弁セルの構造例を示す模式的な断面図である。図示するように、光弁セルは、上側の基板4041と下側の基板4042とを樹脂シール材4043で貼り合わせたフラットパネル構造を有し、両基板4041、4042の間隙内には液晶層4044が封入充填されている。上側の基板4041の内表面には対向電極4045が全面的に形成されている。

【0104】下側の基板4042は積層構造となっており、下から順に、電気絶縁基材層4046、接着層4047、保護層4048、絶縁膜層4049が重ねられている。透明な絶縁膜層4049の裏面側には、所定の形状にパタニングされたシリコン単結晶半導体層4050が形成されており、これを活性領域として絶縁ゲート電界効果型トランジスタからなるスイッチング素子4051が設けられている。シリコン単結晶半導体層4050が除去された部分には、透明導電膜からなる画素電極4052がパタニング形成されている。又、各スイッチング素子4051及び周辺回路(図示せず)を互いに電気接続する配線パタン4053も設けられており、絶縁膜層4049の表面側に形成された取り出し電極4054に導かれている。絶縁膜層4049の表面側には、スイッチング素子4051に対応して、遮光膜4055がパタニング形成されている。図から明らかなように、本単結晶半導体型光弁セルは転写型構造を有しており、画素

アレイ部及び周辺回路部(図示せず)は絶縁膜層4049の裏面側に位置している。なお、本発明はこれに限られるものではなく、画素アレイ部等が表面側に形成された通常の構造であっても良いことは勿論である。なお、転写型とした場合には、絶縁膜層4049の露出した表面が平坦となり、セル組み立て上好都合であるばかりでなく、この露出面を電極取り出し領域として利用することが可能である。

【0105】図13は、図12に示した転写型光弁セルの製造方法の一例を示す工程図である。まず、工程Aにおいて、複合基板4061を用意する。この複合基板4061は、シリコン基材4062とシリコン単結晶半導体層4063とを二酸化シリコン等からなる絶縁膜層4064で互いに貼り合わせた構造を有している。シリコン単結晶半導体層4063は、通常のLSIデバイス製造に用いられるシリコンバルクウェハを接着した後、研磨処理又はエッチング処理により薄膜化したものであり、シリコンバルクウェハと同等の高品質を備えている。次に、工程BにおいてICプロセスを行ない、スイッチング素子並びに周辺回路部を同時且つ一体的に集積形成する。なお、図示ではスイッチング素子のみを示している。シリコン単結晶半導体層4063を所定の形状にパタニングし、これを活性領域としてスイッチング素子4065を形成する。シリコン単結晶半導体層4063が除去された部分には、所定の形状にパタニングされた画素電極4066を設ける。さらに、パッシベーションとして、二酸化シリコン等からなる保護膜4067を被覆する。続いて、工程Cにおいて二酸化シリコンペースト等からなる接着層4068を介してガラス基板4069を接合する。さらに工程Dにおいて、下側のシリコン基材4062をエッチングにより除去し、絶縁膜層4064の下側を全面的に露出する。このようにして、画素アレイ部及び周辺回路部は当初のシリコン基材4062からガラス基板4069の側に転写される。最後に工程Eにおいて、露出した絶縁膜層4064の下面に、所定の形状にパタニングされた遮光膜4070を形成し、スイッチング素子4063を外部入射光から遮光する。さらに、樹脂シール材4071を介して対向基板4072を接着し、間隙内に液晶層4073を封入充填して、単結晶半導体型光弁セルを完成する。

【0106】図14は、単結晶半導体型光弁の具体的な構造例を示す断面図である。光弁は一方の透明基板5021と他方の透明基板5022とを所定の間隙を介し互いに接合したフラットパネル構造を有している。両基板の間隙内には液晶層5028が封入充填されている。又、この間隙は樹脂シール5029により封止されている。下側の透明基板5022は例えばガラス板等からなり、その内表面には対向電極5030が全面的に形成されている。又外表面には偏光板5031が貼着されている。

【0107】上側の透明基板5021は積層構造を有しており、最下層には透明絶縁膜5032が位置する。この透明絶縁膜5032の上に画素電極5022、スイッチング素子5023、XドライバやYドライバ等の周辺回路（図示省略）が集積形成されている。通常の構造と異なり、本光弁は転写型であり、その製造方法については後に詳細に説明する。なお、本発明は転写型の光弁に限られるものではなく、勿論基板表面に画素アレイ部や周辺回路が形成された通常の構造であっても良い。スイッチング素子5023は、所定の形状にパタニングされたシリコン単結晶半導体層5033を活性領域とする絶縁ゲート電界効果型トランジスタからなる。そのドレイン電極は対応する画素電極5022に接続され、ゲート電極5034はゲート絶縁膜を介してトランジスタのチャネル形成領域の上に配置されている。さらに、透明絶縁膜5032の上には金属アルミニウム等からなる配線パターン5035が形成されている。この配線パターン5035はスイッチング素子5023のソース電極に電気接続されている。さらに、パッド取り出し部5036にも接続されている。なお、図示しないが、配線パターン5035は周辺回路部にも電気接続されている。透明絶縁膜5032の表面には保護膜5037が形成され、その上に接着剤層5038を介してガラス基材5039が接合しており、機械的ストレスによる損傷を防止している。その上に偏光板5040が貼着されている。

【0108】透明絶縁膜5032を介して、スイッチング素子5023と整合するように遮光膜5041がパタニング形成されている。遮光膜5041は入射光を遮断しスイッチング素子5023の誤動作を防止するとともに光リーク電流を抑制している。なお、この遮光膜5041はスイッチング素子ばかりでなく周辺回路部も被覆するようにしている。遮光膜5041は、例えば金属アルミニウムや銀等からなり光反射性を備えている。従って、プロジェクトに組み込んだ場合、光源光を吸収するのではなく、反射する。この為、光吸収による加熱を抑えることができ、光弁の温度上昇を有効に抑制できる。なお、本例では接着材層5038とガラス基材5039との界面にも追加の光反射性遮光膜5042がパタニング形成されており、スイッチング素子5023を上下から略完全に遮光するとともに、温度上昇を有効に防いでいる。

【0109】以上説明したように、スイッチング素子5023は電荷移動度が極めて高いシリコン単結晶半導体層5033に形成されているので、高速な信号応答性を有する光弁を構成できる。さらに、スイッチング素子5023と同時に、XドライバやYドライバ等の周辺回路を同一シリコン単結晶半導体層に形成できるので、高性能な光弁を得ることができる。なお、本実施例では、一対の偏光板5031、5040が用いられているが、電気光学物質として、通常のツイスト配向されたネマティ

ック液晶に代え、高分子材料中に液晶を分散したポリマ一分散型液晶を用いれば、偏光板を利用する必要がない。

【0110】次に、図15を参照して、本発明にかかる単結晶半導体型光弁の製造方法を説明する。まず工程Aにおいて所定の積層構造を有する複合基板を用意する。これは、シリコン基板5051上に二酸化シリコンからなる透明絶縁膜5052を介して薄膜のシリコン単結晶半導体層5053を貼り付けたものである。シリコン基板5051は、単結晶半導体層5053の研磨加工あるいはエッチング加工を行なう際の機械的強度を保つ為に裏打ちされたものである。

【0111】次に工程BでICプロセスを行なう。まず、シリコン単結晶半導体層5053を所定の形状にパタニングし素子領域を設ける。この素子領域に対してICプロセスを適用しスイッチング素子5054や周辺のXドライバ、Yドライバ等を構成する絶縁ゲート電界効果型トランジスタを集積形成する。又、シリコン単結晶半導体層5053が選択的に除去された結果透明絶縁膜5052の表面が露出した部分には、ITO等の透明導電膜をパタニング形成し画素電極5055を設ける。最後に、基板全体を保護膜5056で被覆する。

【0112】続いて工程Cにおいて、二酸化シリコン等からなる接着剤層5057を介してガラス基板5058を貼り付ける。なお、この際、ガラス基板5058の接着側界面にはスイッチング素子5054と整合するように光反射性遮光膜5059が予めパタニング形成されている。次に工程Dにおいて、シリコン基板5051をエッチングにより全面的に除去し二酸化シリコンからなる透明絶縁膜5052の裏面を完全に露出させる。このようにして、スイッチング素子5054や画素電極5055等の画素アレイ部及び周辺回路部（図示せず）は、シリコン基板5051側からガラス基板5058側に転写される。

【0113】最後に工程Eにおいて、液晶セル組み立てを行なう。まず、透明絶縁膜5052の露出面に対して、スイッチング素子5054と整合するように光反射性の遮光膜5060をパタニング形成する。次に樹脂シール材5061を介して対向ガラス基板5062を貼り付ける。最後に、対向ガラス基板5062と透明絶縁膜5052との間に設けられた間隙内に液晶層を封入充填する。なお、図示しないが対向ガラス基板5062の内表面には対向電極が予め形成されている。又、場合によってはカラーフィルタも積層形成されている。上述したような転写構造では、極めて平坦な透明絶縁膜5052の露出面に対して液晶セル組み立てを行なうので、配向性やギャップの均一性に優れた液晶パネルが得られる。又、同時に平坦な露出面を利用して回路配線パターンを形成することも可能である。

【0114】図16は、本発明にかかる単結晶半導体型

光弁の第2実施例を示す模式的な断面図であり、太陽電池セルが組み込まれた例を示している。なお、図の理解を容易にする為に、液晶セル及び対向基板は図示を省略している。本光弁に用いられる基板は積層構造を有しており、順に透明絶縁膜5071、シリコン単結晶半導体層5072、接着剤層5073、ガラス基材5074が重ねられている。本例も、転写型でありシリコン単結晶半導体層5072には画素アレイ部や周辺回路部（図示省略）が一体的に形成されている。加えて、本実施例の特徴事項として、シリコン単結晶半導体層5072には、PN接合ダイオードからなる太陽電池セル5075が同時に形成されている。太陽電池セル5075は複数個形成されており、夫々二酸化シリコン等からなる素子分離帯5076により電氣的に絶縁されている。従って、太陽電池セル5075を直列接続することが可能であり、所望レベルの出力電圧を直接取り出すことが可能である。なお、個々の太陽電池セル5075を互いに接続する為に、金属配線5077がパタニング形成されており、素子分離帯5076の上に設けられている。光源部（図示せず）からの入射光は太陽電池セル5075により受光され、光電変換されて所望の起電力を得ることができる。

【0115】図17は、図16に示した構造の等価回路図である。PN接合ダイオードからなる太陽電池セル5075は所定の個数だけ直列接続されている。1個の太陽電池セルの起電力は、例えば0.7Vであり、これを25個～30個直列接続すると、15V～20Vの電源電圧を直接得ることができる。直列接続された太陽電池セル5075の両端には定電圧回路5078が接続されている。これは、電圧検出回路5079と電圧調整回路5080との組み合わせからなる。これらの回路も、シリコン単結晶半導体層に集積形成することができる。さらに、直列接続された太陽電池セル5075の両端には、保護用のツェナーダイオード5081と安定化コンデンサ5082が並列接続されている。最後に、該安定化コンデンサ5082の両端に、単結晶半導体型光弁の周辺回路5083が内部接続されており、電源電圧の供給を受ける。このように、本実施例では、光源光の一部を光電変換して光弁の電源電圧を自給できる構造とし、エネルギー利用効率の改善を図っている。

【0116】図18は、シリコン単結晶半導体層に形成された個々の太陽電池セルのパターン形状を示す模式図である。図示するように、P型領域とN型領域は櫛歯状に互いに整合しており、接合面積を大きくとるようにしている。又、電極は櫛歯ボタンに沿うように設けられている。かかる構造を有する太陽電池セルは、シリコン単結晶半導体層の部分的な酸化によって設けられた素子分離帯により、互いに完全に分離することができ、直列接続を可能とする。

【0117】図19は本発明にかかる単結晶半導体型光

弁の第3実施例を示す模式的な断面図である。光弁5091に隣接してマイクロレンズアレイ5092が搭載されている。なお、光弁5091は図示を容易にする為に、光反射性遮光膜5093によって遮蔽された非画素部5094と、画素電極が位置する画素部5095とを模式的に表わしている。マイクロレンズアレイ5092に含まれる個々のマイクロレンズ5096は画素部5095に整合するように設けられている。マイクロレンズアレイ5092の表面全体に入射した光源光は、各マイクロレンズ5096によって集光され、画素部5095のみを選択的に照明する。従って、光源光は非画素部5094を照射することなく、全て画素部5095を照明する有効光束となり、投影画像の明度が顕著に向上する。又、かかる構造によれば、透過光量が増大する分、光弁5091により吸収される光量が少なくなるので、温度上昇を有効に防止することも可能である。

【0118】図20は、図19に示した第3実施例の変形例を示す模式図であり、基本的には同一の構造を有している。理解を容易にする為に、図19と対応する部分には対応する参照番号を付してある。異なる点は、マイクロレンズアレイ5092と光弁5091の片方の基板5097との間に透明接着層5098が介在していることである。この透明接着層5098は、マイクロレンズアレイ5092を構成する光学材料の屈折率よりも小さな屈折率を有しており、光源光の集光率を一層改善できる。なお、マイクロレンズアレイ5092は、射出成形により形成することができる。あるいは、屈折率分布型のマイクロレンズアレイを用いることも可能である。

【0119】図21は本発明の小型画像表示装置の断面図である。図21において、単結晶シリコン薄膜層に形成された駆動回路、周辺回路等と画素アレイ部を有する第1の透明基板420と共通電極を有する第2の透明基板430の間隙に封入された液晶460と、前記第1、第2の透明基板420、430の上下に設置された偏光板440、410からなる表示素子は、EL光源素子300及びトランス310と共にセラミック材からなる密閉封止型の第1封止基板480の内部に設置され、接着材により固定されている。前記第1封止基板480には、接続リード電極490が設けられている。この接続リード電極490は例えば細い金線470のワイヤーボンディングによって、前記第1の透明基板410上に設置されたA1の入力端子電極に接続されている。前記第1封止基板480に蓋をするための第2の封止基板500はプラスチック或は、ガラス等の透明基板をプラスチック或はセラミック材の絶縁物510により保持された構造を有している。そして、この第1及び第2の封止基板480、500は、窒素雰囲気中において前記表示素子及び、光源素子300をシール剤520により密閉封止を行っている。

【0120】図22は、小型蛍光ランプ（FL光源素

子) 400を光源素子として使用した場合の断面図である。前記図21と同一の構成物は同一番号により示しているため、同一の説明は省略する。図22において、金属集光板550、FL光源素子400、導光板530、及び反射板540が、図21の実施例と異なっている。FL光源素子400は、表示素子のサイドエッジに設置されている。前記FL光源素子400からの放射光は金属集光板550により集光され導光板530に導かれる。導光板530により導かれた光は、反射板540により反射され、前記表示素子を照射することができる。尚、本発明の実施例は8ミリカメラのビューファインダへの応用に限らず、防犯用の家庭モニターあるいは、産業用の各種モニター等への応用が可能である。

【0121】図23は本発明の立体画像表示装置の実装構造を示す断面図である。図23において、第1の透明基板2401と第2の透明基板2421により電気光学的物質の液晶2016が封入された表示素子がセラミック材料或は、プラスチック材料のような絶縁物によって形成された筐体2402の内部に設置され、接着材2415により固定されている。前記筐体2402は電源電圧または必要な電気信号を導入するための電極リード2403が設けられ、Auワイヤの細線によって前記第1の透明基板2401に形成された駆動回路及び他の周辺回路に接続されている。前記固定された表示素子の低部には、光源素子2407、照射光を導くための導光板2406、光を反射させるための反射板2408、及び光を集光するための集光板2420及び、これらを保持するための保持板2409に固定されている光源素子部品により構成されている。

【0122】また、前記表示素子の上部には、ガラスまたはプラスチック材料により構成された透明なカバー材2413と前記カバー材2413を保持し、前記表示素子を上部から覆うことにより保護するためにセラミック或は、プラスチックにより形成された保護枠2412がある。前記保護枠2412は、接着剤2414により接着することにより前記筐体2402の内部に設置された表示素子を保護する。また、前記光源素子部品は前記保持板2409の保持穴2410と筐体2402の保持穴2405をネジ2411により固定することにより表示素子と光源素子の一体化構造の表示装置を構成している。また、前記透明なカバー材2413は透明な材料で良いが、表示を光学的に拡大して見るためにプラスチック亦は、ガラスにより形成されたレンズを使用することも可能である。

【0123】図24は、本発明にかかるICパッケージ型単結晶半導体光弁素子の基本的な構成を示す模式図である。(A)は斜視図であり、(B)は断面図であり、(C)は平面図である。まず、(A)に示したように、本素子は、光弁セル4001とコネクタ端子4002とパッケージ部材4003とを一体的に成形したICパッ

ケージ構造を有する。なお、光弁セル4001についてはその画素アレイ部のみが窓部4004から目視できるようになっており、他の部分はパッケージ部材4003の構造部により遮光されている。即ち、画素アレイ部以外を完全に遮光モールドし、周辺回路への光入射を防止するとともに、内部の光弁セルを物理的に補強している。パッケージ部材4003は、例えば黒色モールド樹脂成形品からなる。あるいは、セラミック成形品を用いても良く、この場合には内部の光弁セル4001に対して樹脂で接着し一体化する。コネクタ端子4002は複数の接続ピンからなり、通常のICデバイス接続ピンと同様に、回路基板に対して半田付け等により容易に実装可能である。

【0124】(B)の断面図に示すように、光弁セル4001は、互いに対向配置された少なくとも片方が透明な一对の基板4005、4006と両者の間隙に配された電気光学物質4007から構成されている。この電気光学物質4007としては例えば液晶等を用いることができる。一方の基板4006の内表面には画素アレイ部とこれを駆動する周辺回路部が一体的に設けられている。他方の基板4005の内表面には対向電極が設けられている。なお、場合によっては対向電極を重ねてカラーフィルタを成膜しても良い。前記周辺回路部は、電気絶縁基材に設けられた単結晶半導体層に集積形成されている。以下、かかる構成を有する光弁セルを、単結晶半導体型光弁セルと称することにする。この光弁セル4001は、パッケージ部材4003により完全に内包されており物理的にコンパクトな補強構造が得られる。又パッケージ部材4003の上下両主面に開口した窓部4004には、夫々保護ガラス部材4008が一体的に嵌合している。又コネクタ端子4002は、前記光弁セル4001の周辺回路部に電気接続された一端と、パッケージ部材4003から突出した他端とを有している。

【0125】(C)の平面図に示すように、パッケージ部材4003の主表面からは、窓部4004を介して光弁セルの画素アレイ部4009のみが露出しており、周辺回路部は完全に遮光されている。この画素アレイ部4009は前述したように保護ガラス部材4008によってカバーされており破損等が生じる惧れはない。このように一体化あるいはソリッド化されたICパッケージ型単結晶半導体光弁素子は、極めてコンパクトであり信頼性に優れているとともに取り扱いが容易であり実装構造も簡便である。例えば、コネクタ端子4002をソケットに組み込むことにより取り付け及び電気接続を同時にこなうことが可能である。

【0126】つぎに図25ないし図35を参照して、本発明にかかるICパッケージ型単結晶半導体光弁素子の様々な変形例もしくは具体例あるいは改良例を説明する。なお、基本的な構成は図24に示したICパッケージ型光弁素子と同様であり、理解を容易にする為に対応

する部分には対応する参照番号を付してある。先ず最初に、図25に示す構造例では、コネクタ端子4002が、光弁セル4001と平行な配置でパッケージ部材4003の側端面から突出して設けられている。かかるコネクタ端子配列構造は、特にICパッケージ型光弁素子をソケットに直接組み込む構造に適している。コネクタ端子4002はリードフレームからなり、その一端はワイヤボンディングにより、光弁セル4001の周辺回路部に電気接続されている。具体的には、光弁セル4001の一方の基板4006の露出した表面に設けられた取り出し電極(図12の参照番号4054参照)に結線されている。光弁セル4001とリードフレームは一体となって金型にセットされ、黒色モールド樹脂で射出成形することにより、パッケージが完成する。

【0127】図26の構造例では、コネクタ端子4002が光弁セル4001と直交する配置でパッケージ部材4003の下側主表面から突出して設けられている。コネクタ端子4002の一端は光弁セル4001の一方の基板4006の露出した表面に形成された取り出し電極に溶接されている。かかるコネクタ端子配列は、例えばパッケージを回路基板に搭載し半田付け接続する場合に適している。なお、点線で示すように、コネクタ端子4002はパッケージ部材4003の下側主表面ではなく、上側主表面に突出して設けても良いことは勿論である。

【0128】図27に示す構造例では、パッケージ部材4003が光弁セルと略等しい肉厚を有している。先に示した構造例に比べ、より薄型化が可能である。但し本構造では、光弁セル4001の一对のガラス基板4005、4006はパッケージ部材4003から露出しており、保護ガラス部材は取り除かれている。

【0129】図28の構造例では、パッケージ部材4003の表面に凹凸が施されており、表面積が先の構造例に比べ増大している。この凹凸は放熱を目的としており、パッケージ内部で発生した熱による光弁セルの劣化を防止するために有効である。さらには、ICパッケージ型光弁素子を画像プロジェクタに組み込んだ場合、強い光源光の照射によるパッケージ内部の温度上昇を有効に防止することも可能である。

【0130】図29の構造例では、さらに積極的にパッケージ部材4003の外面に冷却フィン4010を設けている。この冷却フィン4010は、パッケージ部材4003の射出成形と同時に設けることが可能である。さらに、パッケージ部材4003の窓部には、保護ガラス部材に代えて熱線カット用の赤外線フィルタ4011が装着されており、パッケージ内部の温度上昇を一層効果的に抑制することができる。

【0131】図30の構造例では、前述した赤外線フィルタ4011が偏光板4012に積層された構成となっている。なお、この偏光板4012は光弁セル4001

の両基板4005、4006から離間配置されており赤外線フィルタ4011により吸収された熱の伝導を防いでいる。

【0132】図31に示す構造は、図30に表わした構造をさらに改善し冷却効果を一層高めたものである。即ち、パッケージ部材4003には、冷却媒体の通路となる貫通孔4013が設けられている。ファン4014等により強制送風された冷却媒体は貫通孔4013を通過し、光弁セル4001と偏光板4012の間隙内を通り排出される。このようにして、光弁セル4001の空冷を行なうことができる。

【0133】図32に示す構造例では(A)に示すようにパッケージ部材4003に、光弁セルを着脱自在に收容する凹部4015が設けられている。本構造例では、コネクタ端子4002及び保護ガラス部材4008のみを予め樹脂で一体モールドし、パッケージ部材4003を用意しておく。なお、凹部4015の段差部所定箇所にはコネクタ端子4002に導通する電極パッド4016が設けられている。次に、(B)に示すように、凹部4015に光弁セル4001を装着することにより極めて簡便にパッケージが完成する。光弁セル4001を挿入すると、一方の基板4006に設けられた取り出し電極と前述したパッド4016が接合し電気接続が得られる。本構造例は、先に説明した例と異なり、パッケージ部材4003と光弁セル4001が接着あるいはモールドにより一体化されておらず、カセット式に交換可能である。

【0134】図33に示す構造例も基本的に図32と同様である。本例では、パッケージ部材4003の構造はさらに簡略化されており、凹部4015には偏光板や保護ガラス等を予め装着した光弁セルユニットがそのまま挿入される。本構造例では、光弁セルあるいはパネルの差し換えが自由であり、例えば予め表示データを書き込んだ光弁セルを用いれば、スライドのように利用することができる。

【0135】最後に、電気書き込み型の単結晶半導体光弁セルと光書き込み型光弁セルを一体的に組み込んだICパッケージ構造を説明する。先ず、本構造例の理解を容易にする為に、図4034を参照して光書き込み型光弁セル4017を簡潔に説明する。この光書き込み型光弁セル4017は、メモリ機能を有する強誘電性液晶4171を、一对の透明基板4172、4173で挟持したフラットパネル構造を有している。一方の透明基板4172の外表面には書き込み光が入射し、他方の透明基板4173の外表面には読み出し光が入射する。書き込み側基板4172の内表面には、順に透明電極4174、アモルファスシリコン等からなる光導電膜4175、誘電体ミラー膜4176、配向膜4177が積層されている。一方読み出し側基板4173の内表面には、順に透明電極4178及び配向膜4179が形成されて

いる。両面から配向膜4177、4179に挟持された強誘電性液晶4171は双安定状態を呈する。この双安定状態は電圧印加により切り換えることができる。

【0136】一対の透明電極4174、4178に所定の電圧を印加した状態で、書き込み光を照射すると、光導電膜4175の抵抗が局部的に変化し、閾値を超える実効電圧が強誘電性液晶4171に印加され、安定状態が切り換えられる。このようにして、強誘電性液晶4171に画像情報が書き込まれる。この光書き込み型光弁セルは、非常に高精細であり写真フィルムに近い分解能を有している。一方、書き込まれた画像情報を読み出すためには、直線偏光された読み出し光を照射する。読み出し光は強誘電性液晶4171を通過し変調を受けた後誘電体ミラー膜4176により反射される。この反射光は偏光板（図示せず）を介することにより光強度の変化として検出することができる。

【0137】図35は、上述した光書き込み型光弁セルと電気書き込み型の単結晶半導体光弁セルとを互いに隣接して組み込んだパッケージ構造を示している。パッケージ部材4003の略中央部には光書き込み型光弁セル4017が配置している。書き込み側には単結晶半導体光弁セル4001が配置されている。この光弁セル4001の一面側には赤外線カットフィルタ4011と偏光板4012の積層体が配置され、他面側には偏光板4012が配置されている。光書き込み型光弁セル4017の読み出し側にはビームスプリッタ4018が組み込まれている。このビームスプリッタ4018の読み出し光入力側及び読み出し光出力側に夫々偏光板4012が装着されている。

【0138】電気書き込み型の光弁セル4001と光書き込み型の光弁セル4017を組み合わせることにより様々な機能及びメリットを得ることができる。例えば、電気信号により単結晶半導体光弁セル4001を介し、強誘電性液晶光弁セル4017に画像情報を書き込むことができる。即ち、光弁セル4017は単体では光書き込みしかできないにも拘らず、光弁セル4001と組み合わせることにより、等価的に電気書き込みを可能としている。換言すると、電気信号により読み出し光の制御を行なうことができる。強誘電性光弁セル4017は、弱い書き込み光であっても画像情報を記録することができる。従って、その前に配置される単結晶半導体光弁セル4001は強い光に耐えるものでなくても良い。図35に示す構成において、読み出し光入力に強い光を用いれば、光強度の増幅ができる。従って、小型プロジェクト等に応用する場合有利である。

【0139】単結晶半導体光弁セル4001に表示された画像と、光書き込み型光弁セル4017に記録された画像との照合を取ることにより、光による並列処理が可能になる。大量の情報を短時間で処理することができ光コンピュータへの応用が考えられる。前述したように、

強誘電性液晶を利用した光弁セルは非常に高精細であり、その能力を十分引き出すためには電気書き込み型の光弁セルとしても高精細なパネルが必要であり、画素寸法が5～10 μ m以下であることが要求される。この点、単結晶半導体型光弁セル1はこの条件を満たす唯一のデバイスである。

【0140】つぎに、図36ないし図39を参照し、本発明のつぎの例として、種々の冷却手段を備えたプロジェクト用光弁を説明する。先ず、図36に示す具体例では、冷却手段は、単結晶半導体型光弁5100を収納する断熱容器5101からなる。この断熱容器5101は、圧縮気体を導入する入口5102と、減圧気体を排出する出口5103とを備えており、断熱膨張冷却を効果的に行なう。なお、圧縮気体は例えばポンプにより供給され、減圧気体は真空系を介して吸引される。

【0141】図37に示した具体例においては、冷却手段は、単結晶半導体型光弁5100に冷却気体を送風するファン5104から構成されている。このファン5104は光弁5100の両側に夫々設けられており、冷却気体を光弁5100に向けて強制的に送風する。送風された冷却気体はガイド5105に沿って導かれ、光弁5100の上下両面を効果的に冷却する。

【0142】図38に示した具体例では、冷却手段は、光弁5100を収納する容器5106と、該容器5106に連通し冷却気体を供給する冷却系とから構成されている。この冷却系は、ポンプ5107と、冷却気体を導く配管5108とから構成されている。配管5108の両端は容器5106に接続されており、夫々導入口と排出口となる。配管5108の排出口側には温度センサ5109が取り付けられており、フィードバック制御により、冷却気体の温度調節を自動的に行なうようになっている。この温度センサ5109としては、例えばペルチエ素子を用いることができる。温度センサ5109の出力に応じて、ポンプ5107による送風量を制御する。最後に、図39に示した具体例では、冷却手段は、図38に示した具体例と同様に、光弁5100を収納する容器5110と該容器5110に連通し冷却気体を供給する冷却系5111とから構成されている。図38に示した具体例と異なる点は、冷却系5111の供給口と排出口がともに容器5110の同一側面に設けられていることである。かかる構成により光弁5100の冷却構造をコンパクトにすることが可能である。

【0143】図40は、本発明にかかるプロジェクトの基本的な構成を示す模式図である。プロジェクトは、光源部5001と光弁5002と投影光学系5003とから構成されている。光源部5001はランプ5004とリフレクタ5005とから構成されており、コンデンサレンズ5006を介して光弁5002を照明する。投影光学系5003は拡大レンズ等を含んでおり、光弁5002を通過した光を前方に拡大投影し、スクリーン50

07上に画像を表示する。

【0144】

【発明の効果】上述したように本発明によればガラス基板上に形成された単結晶シリコン半導体膜層に半導体微細化技術を用いているので、高密度に画素電極、スイッチングトランジスタ、駆動回路、及び周辺回路の他に光源素子の駆動回路に至るまで同一基板上に表示素子を構成することが可能となり、表示素子と光源素子を同一の密閉封止型構造に一体化することが可能となった。それ故に、周辺回路及び光源素子の駆動回路を別回路基板上に実装する必要がなくなり、低価格化、小型化、薄型化が飛躍的に向上したばかりでなく回路相互間の接続数の減少と密閉封止構造による信頼性の向上、及び取扱上の利便性等の効果を有している。この為、周辺回路部としては駆動回路の他に、タイミング信号を発生する為の制御回路や表示データを発生する為の表示データ発生回路を同一基板上に内蔵することできるので、極めて高精細且つ高速高性能のアクティブマトリクス型画像表示装置を構成することができるという効果がある。

【0145】更に本発明は、X及びY駆動回路の各駆動回路からの駆動電極間の隙間のスペースを利用して、前記駆動回路以外の周辺回路を配設しているので第1基板のダウンサイジングを図ることができ、1ウェハ当りの取り個数が向上してコストダウン化ができる等の多大な効果を有するものである。

【0146】また、両眼により画像を立体視するヘルメット型、またはヘアバンド型の装着装置につけた場合の立体画像表示装置のワイヤレス化が可能となり、画像信号源との距離の問題が解消され、取扱が容易になる。更に、表示素子と光源素子を一体化することが可能となり、周辺回路及び光源素子の駆動回路を別回路基板上に実装する必要がなくなり、低価格化、小型化、薄型化が飛躍的に向上したばかりでなく回路相互間の接続数の減少と一体化構造による信頼性の向上、及び取扱上の利便性等の効果を有している。

【0147】例えば、本発明にかかる単結晶半導体型画像表示装置は外部のCCD撮像素子に直結可能であり、ビデオカメラ等のビューファインダに好適である。又、画素アレイ部に対しX駆動回路を上下に分割して構成配置しているので、表示データを転送するシフトクロック信号の転送速度を半減することが可能であり、低消費電力化が達成できるという効果がある。又、前記X駆動回路は、デジタル表示データを出力段においてアナログ表示信号に変換し画素アレイ部を駆動する構成であるので、信号成分を減衰させることなく忠実な画像再生を行なうことができるという効果がある。さらに、駆動回路、制御回路、表示データ発生回路等の周辺回路部は、中央の画素アレイ部を囲むように基板の四辺に配置されており、且つシール領域は画素アレイ部を取り囲む周辺回路部上に平面的に見て重なるように規定されている。

この結果、画素アレイ部の中心位置が基板の中心位置に略一致することとなり、構造上の取り扱いが改善され小型化及び集積化が可能になるという効果がある。それ故に、ビューファインダばかりでなく各種の小型モニタ用としての応用展開が図れる等多大な効果を奏する。

【0148】さらに、本発明によれば、単結晶半導体型光弁セルとコネクタ端子とパッケージ部材とを一体的に成形しICパッケージ構造としている。これにより、光弁セルのコンパクトな実装が可能になり、十分な物理的補強を得ることができるという効果がある。コネクタ端子をソケット等に組み込むことにより電気的な接続が簡便化されるという効果がある。光弁セルをパッケージ部材で完全にシールすることにより信頼性が向上するという効果がある。又、光弁セルの画素アレイ部のみを露出し、周辺回路部をパッケージ部材で遮蔽することにより略完全な遮光効果を得ることができる。パッケージ部材に放冷手段を設けることにより、冷却効果を付与することができる。

【0149】さらに、本発明によれば、単結晶半導体型光弁を用いて画像プロジェクタを構成している。この単結晶半導体型光弁は、従来の多結晶半導体薄膜あるいは非晶質半導体薄膜を用いたアクティブマトリクス型画像表示装置に比べ、画素アレイ部及び周辺回路部の微細化が可能であり、極めて高精細な投影画像を得ることができるという効果がある。又、光弁の回路素子領域を被覆する遮光膜として光反射性材料を用いることにより、光源光を部分的に反射し光弁の温度上昇を有効に抑制することができるという効果がある。又、単結晶半導体層中に太陽電池セルを一体的に形成することにより、光源光エネルギーを利用して光弁自体に電源電圧を自給できるという効果がある。さらに、画素部に整合するマイクロレンズアレイを組み込むことにより、光源光を選択的に画素部のみに集光し、投影画像の明度を改善することができるとともに、温度上昇も抑制可能とする効果がある。加えて、光弁に冷却手段を付加することにより、光源光照射による温度上昇を有効に抑制することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例を示す透視図である。

【図2】本発明の一実施例を示す回路図である。

【図3】光源素子駆動回路の実施例を示す回路図である。

【図4】本発明にかかる単結晶半導体型画像表示装置を用いて組み立てられたビデオカメラ用ビューファインダの構成を示すブロック図である。

【図5】図4に示した表示データ発生回路及び制御回路の具体的な構成例を示すブロック図である。

【図6】図4に示した第一X駆動回路の構成例を示すブロック図である。

【図7】本発明の一実施例を示す回路図。

【図8】(a)は送信回路を、(b)は受信回路をそれぞれ示す。

【図9】本発明にかかる単結晶半導体型画像表示装置の製造方法を示す工程図である。

【図10】同じく製造方法を示す工程図である。

【図11】本発明にかかる単結晶半導体型画像表示装置の変形例を示す模式的な断面図である。

【図12】光弁セルの構造例を示す断面図である。

【図13】光弁セルの製造方法を示す工程図である。

【図14】単結晶半導体型光弁装置の模式的な断面図である。

【図15】単結晶半導体型光弁装置の製造方法を示す工程図である。

【図16】太陽電池セルが一体的に組み込まれた単結晶半導体型光弁装置を示す模式的な断面図である。

【図17】図5に示した光弁装置の等価回路図である。

【図18】図5に示した光弁装置に組み込まれる太陽電池セルを示した斜視図である。

【図19】マイクロレンズアレイが装着された単結晶半導体型光弁装置を示す模式図である。

【図20】同じくマイクロレンズアレイが組み込まれた単結晶半導体型光弁装置を示す断面図である。

【図21】本発明の小型画像表示装置の実施例を示す断面図である。

【図22】本発明の小型画像表示装置の他の実施例を示す断面図である。

【図23】本発明の立体画像表示装置を示す断面図。

【図24】本発明にかかるICパッケージ型単結晶半導体光弁装置の基本的な構成を示す模式図である。

【図25】ICパッケージ型単結晶半導体光弁装置の第1実施例を示す断面図である。

【図26】同じく第2実施例を示す断面図である。

【図27】同じく第3実施例を示す断面図である。

【図28】同じく第4実施例を示す断面図である。

【図29】同じく第5実施例を示す断面図である。

【図30】同じく第6実施例を示す断面図である。

【図31】同じく第7実施例を示す断面図である。

【図32】同じく第8実施例を示す断面図である。

【図33】同じく第9実施例を示す斜視図である。

【図34】光書き込み型光弁セルを示す模式的な断面図である。

【図35】本発明にかかるICパッケージ型単結晶半導体光弁装置の特殊な実施例を示す断面図であり、図34に表わした光書き込み型光弁セルが単結晶半導体光弁セルとともに組み込まれている。

【図36】冷却手段を備えたプロジェクタ用単結晶半導体型光弁装置を示す断面図である。

【図37】同じく冷却手段を備えたプロジェクタ用単結晶半導体型光弁装置を示す模式図である。

【図38】同じく冷却手段を備えたプロジェクタ用単結

晶半導体型光弁装置を示す模式図である。

【図39】同じく冷却手段を備えたプロジェクタ用単結晶半導体型光弁装置を示す模式図である。

【図40】本発明にかかる単結晶半導体型光弁装置を用いたプロジェクタの基本的な構成を示す模式図である。

【図41】従来のアクティブマトリクス型液晶表示装置の一例を示す全体図である。

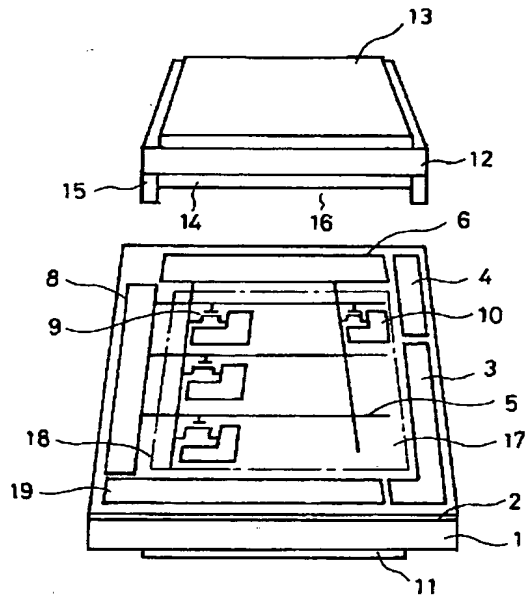
【符号の説明】

21 X駆動回路
22 Y駆動回路
23 画素アレイ部
24 制御回路
25 A/D変換回路
26 同期分離回路
27 CCD撮像装置
300 EL光源素子
400 FL光源素子
480 第1の封止基板
490 接続リード電極
500 第2の封止基板
1001 石英ガラス基板
1002 シリコン単結晶半導体層
1003 表示データ発生回路
1004 制御回路
1005 マトリクス駆動電極
1006 第一X駆動回路
1007 第二X駆動回路
1008 Y駆動回路
1009 スイッチング素子
1010 画素電極
1012 ガラス基板
1014 共通電極
1015 シール剤
1016 液晶層
1017 画素アレイ部
1018 シール領域
2020、2021 CCD撮像装置
2022、2023 VTR記録装置
2024 画像発生装置
2026、2027 RFモジュレータ
2028、2029 増幅回路
2030、2031 受信回路
2032、2033 表示データ発生回路
2034、2035 駆動回路
2036、2037 表示素子
4001 光弁セル
4002 コネクタ端子
4003 パッケージ部材
4004 窓部
4005 基板

4006 基板
 4007 電気光学物質
 4008 保護ガラス部材
 4009 画素アレイ部
 5001 光源部
 5002 単結晶半導体型光弁
 5003 投影光学系
 5004 ランプ
 5005 リフレクタ
 5006 コンデンサレンズ

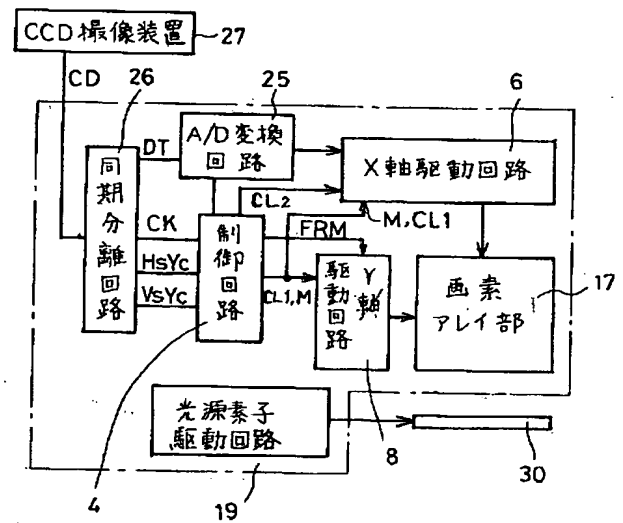
5007 スクリーン
 5021 透明基板
 5022 画素電極
 5023 スイッチング素子
 5024 X駆動回路
 5025 Y駆動回路
 5026 走査線
 5027 信号線
 5033 シリコン単結晶半導体層

【図1】

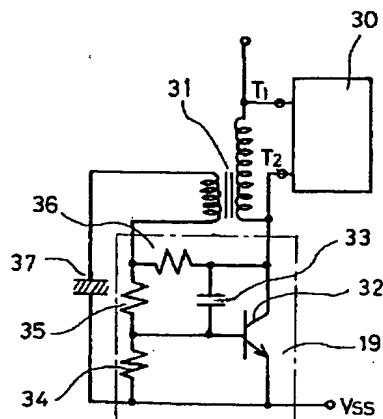


1 第一透明基板
 2 半導体結晶薄膜
 4 制御回路
 6 X軸駆動回路
 8 Y軸駆動回路
 12 第二透明基板
 17 画素アレイ部
 19 光源素子駆動回路

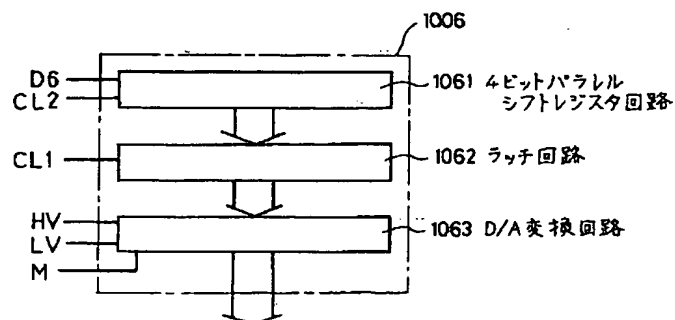
【図2】



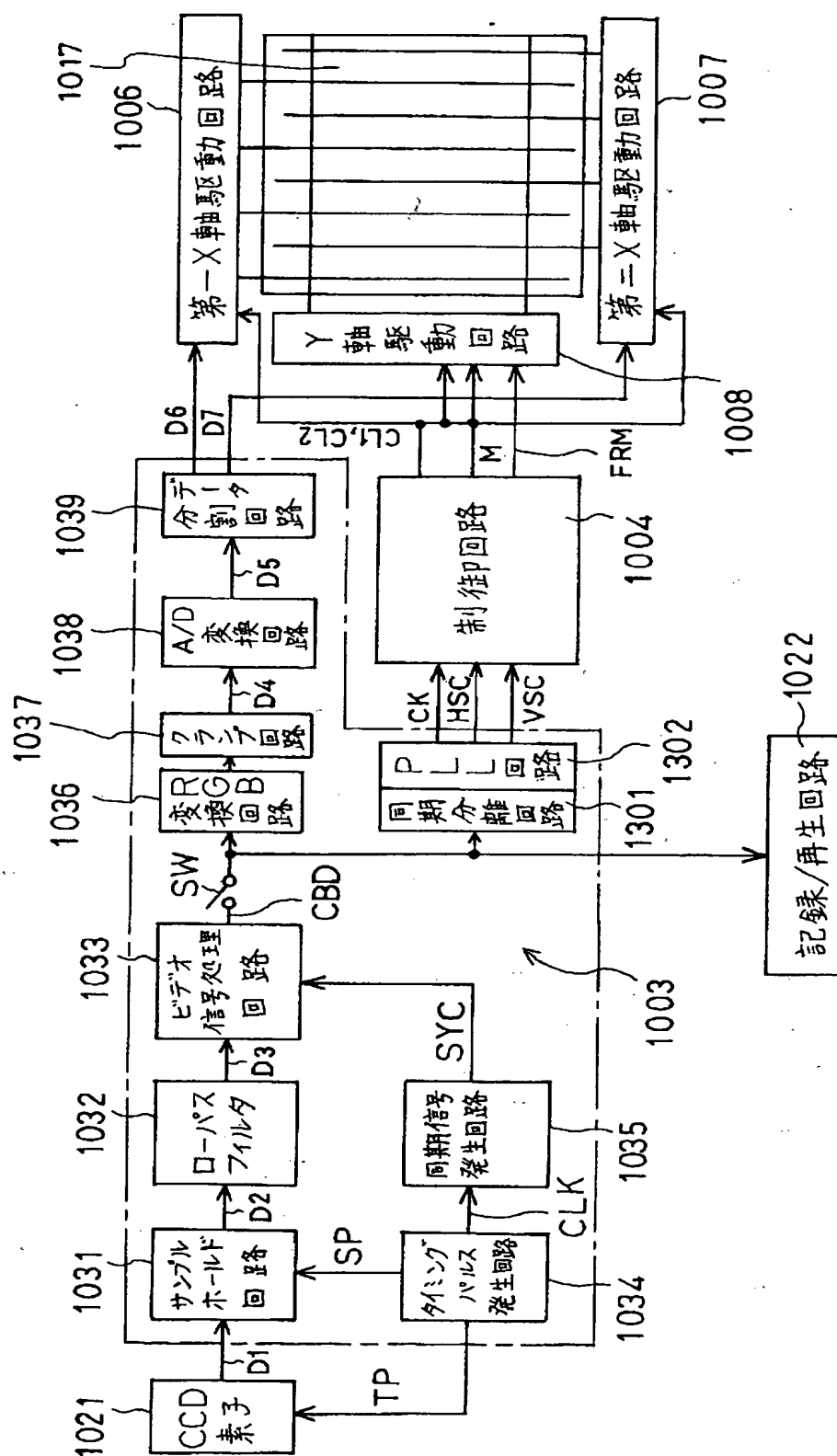
【図3】



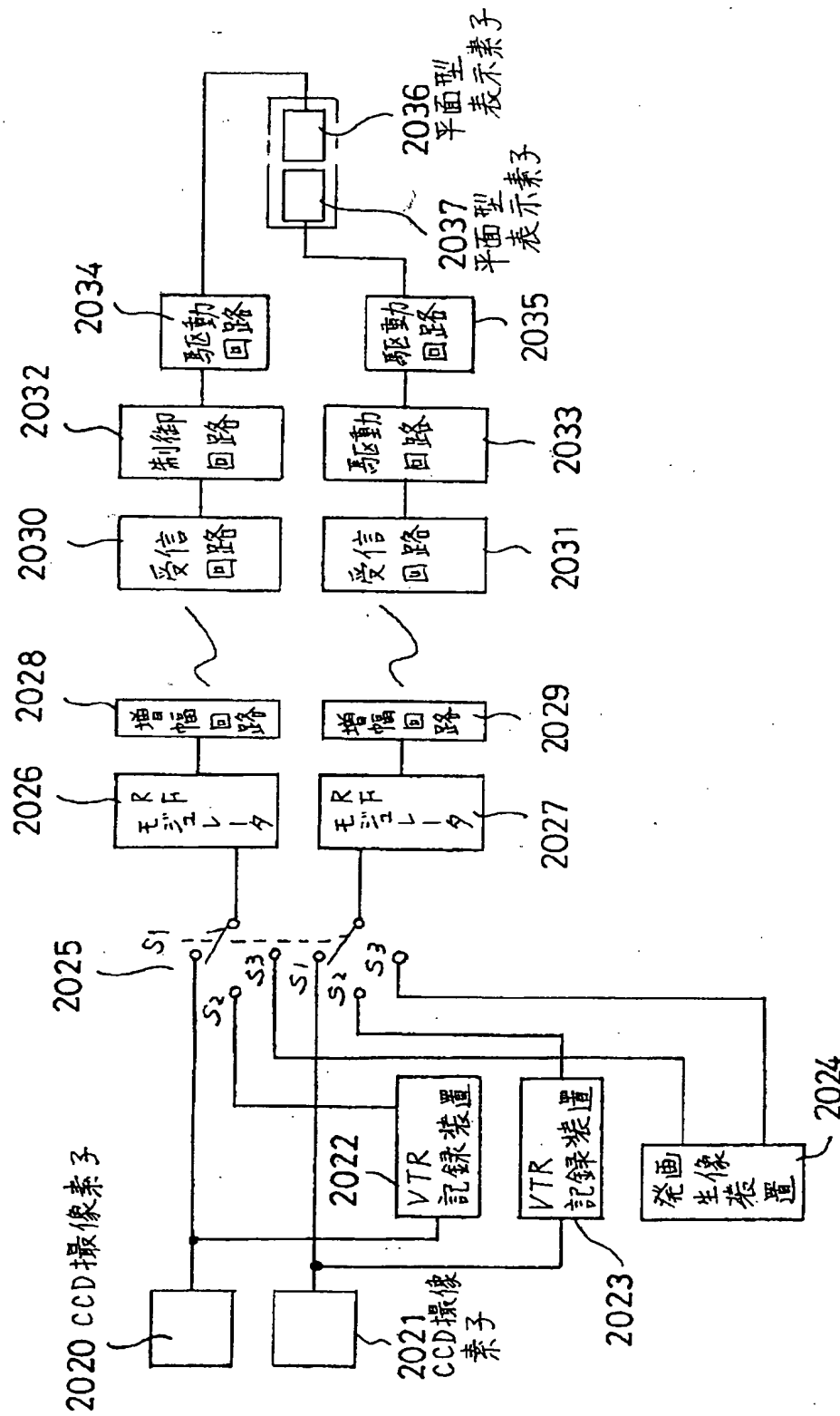
【図6】



【図4】



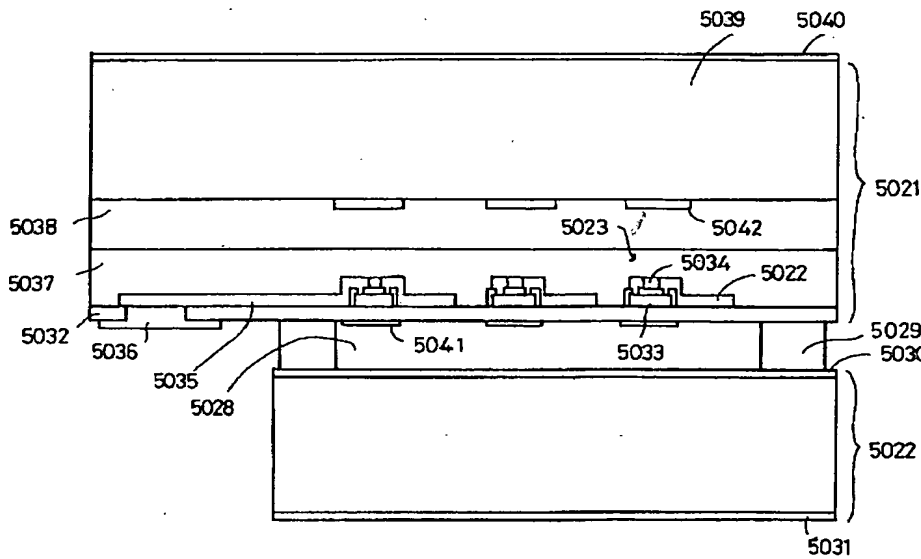
【图 7】



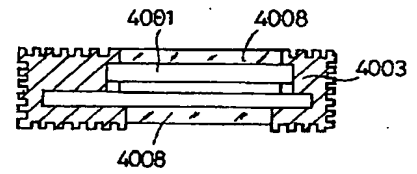
2201 2202 2203 2204 2205 2206 2207 2208 2209 2210 2211 2212 2213 2214 2215 2216 2217 2218 2219 2220 2221 2222 2223 2224 2225 2226 2227 2228 2229 2230 2231 2232 2233 2234 2235 2236 2237 2238 2239 2240 2241 2242 2243 2244 2245 2246 2247 2248 2249 2250 2251 2252 2253 2254 2255 2256 2257 2258 2259 2260 2261 2262 2263 2264 2265 2266 2267 2268 2269 2270 2271 2272 2273 2274 2275 2276 2277 2278 2279 2280 2281 2282 2283 2284 2285 2286 2287 2288 2289 2290 2291 2292 2293 2294 2295 2296 2297 2298 2299 2300 2301 2302 2303 2304 2305 2306 2307 2308 2309 2310 2311 2312 2313 2314 2315 2316 2317 2318 2319 2320 2321 2322 2323 2324 2325 2326 2327 2328 2329 2330 2331 2332 2333 2334 2335 2336 2337 2338 2339 2340 2341 2342 2343 2344 2345 2346 2347 2348 2349 2350 2351 2352 2353 2354 2355 2356 2357 2358 2359 2360 2361 2362 2363 2364 2365 2366 2367 2368 2369 2370 2371 2372 2373 2374 2375 2376 2377 2378 2379 2380 2381 2382 2383 2384 2385 2386 2387 2388 2389 2390 2391 2392 2393 2394 2395 2396 2397 2398 2399 2400 2401 2402 2403 2404 2405 2406 2407 2408 2409 2410 2411 2412 2413 2414 2415 2416 2417 2418 2419 2420 2421 2422 2423 2424 2425 2426 2427 2428 2429 2430 2431 2432 2433 2434 2435 2436 2437 2438 2439 2440 2441 2442 2443 2444 2445 2446 2447 2448 2449 2450 2451 2452 2453 2454 2455 2456 2457 2458 2459 2460 2461 2462 2463 2464 2465 2466 2467 2468 2469 2470 2471 2472 2473 2474 2475 2476 2477 2478 2479 2480 2481 2482 2483 2484 2485 2486 2487 2488 2489 2490 2491 2492 2493 2494 2495 2496 2497 2498 2499 2500

(a)

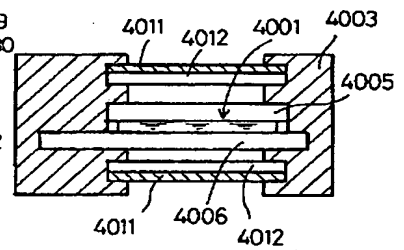
【図14】



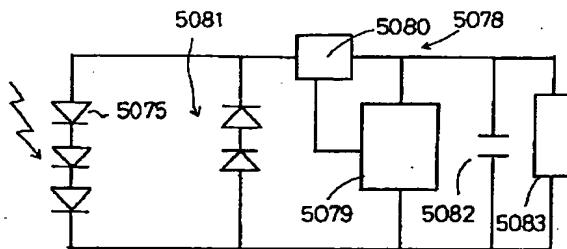
【図28】



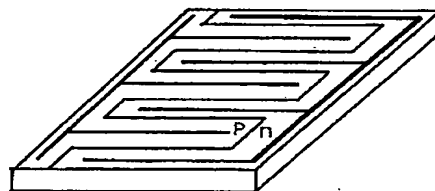
【図30】



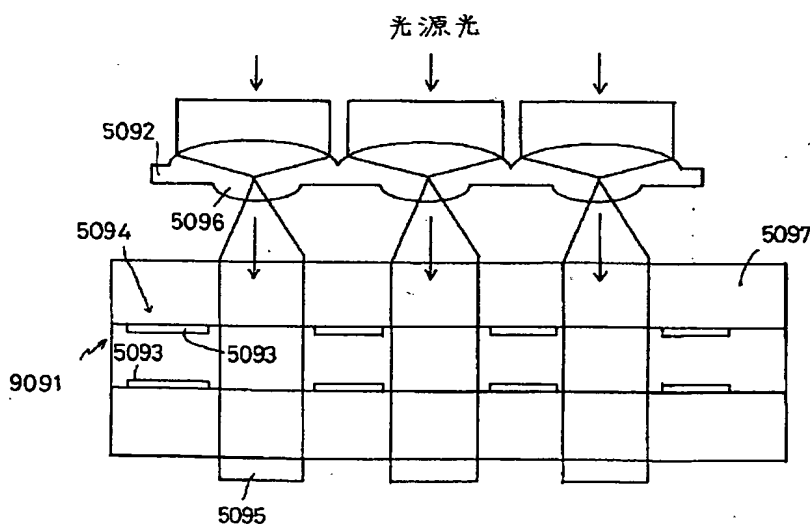
【図17】



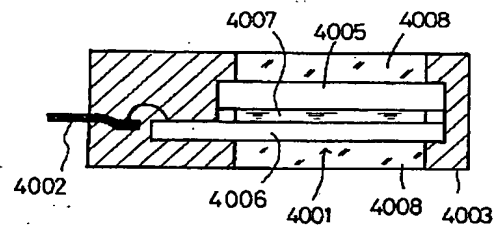
【図18】



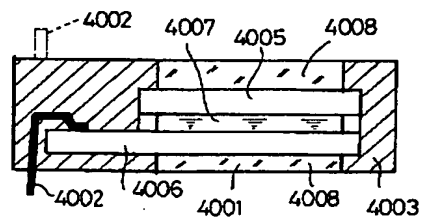
【図19】



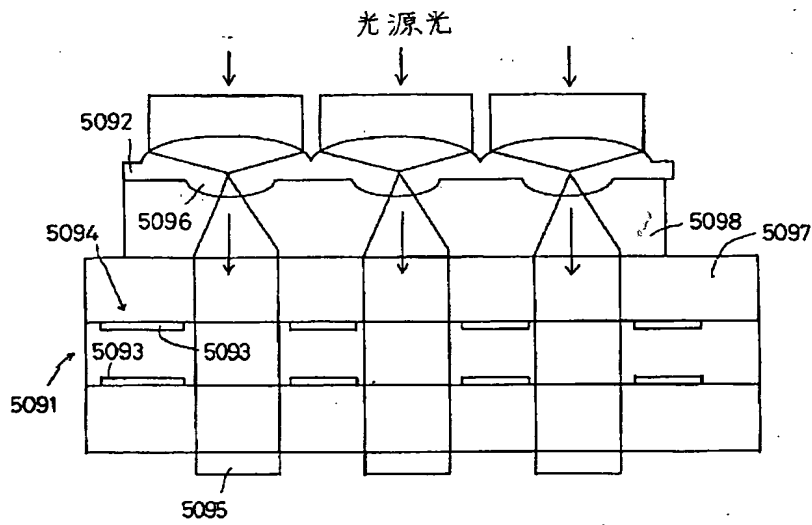
【図25】



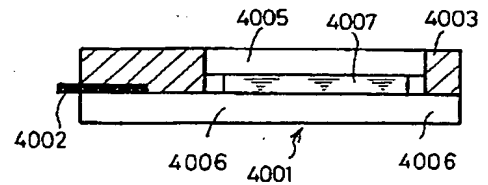
【図26】



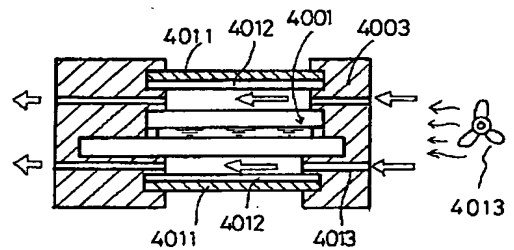
【図20】



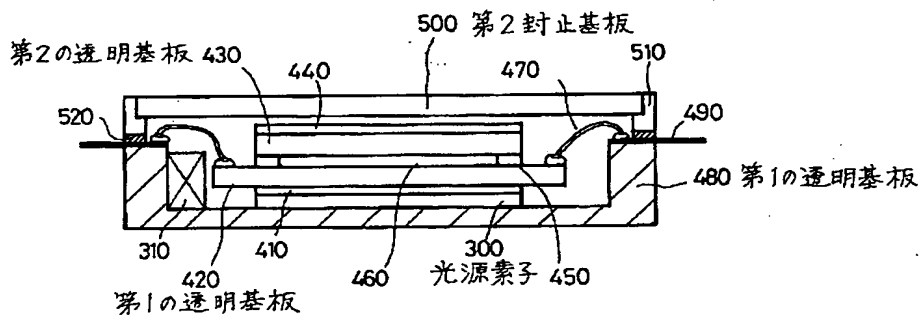
【図27】



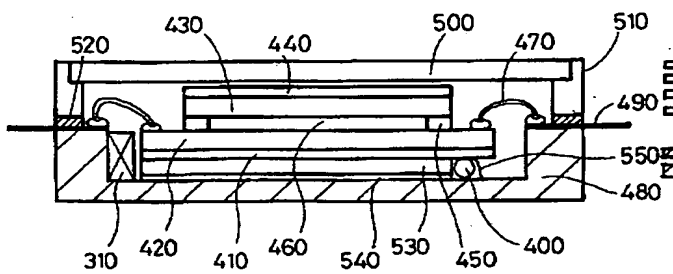
【図31】



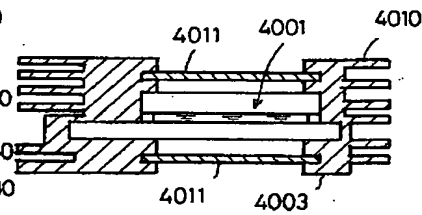
【図21】



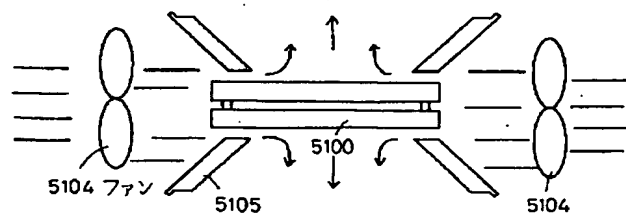
【図22】



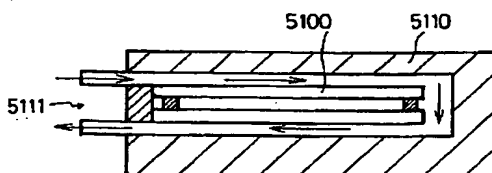
【図29】



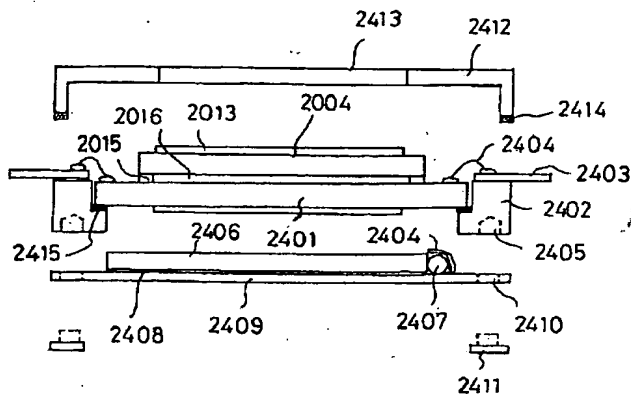
【図37】



【図39】

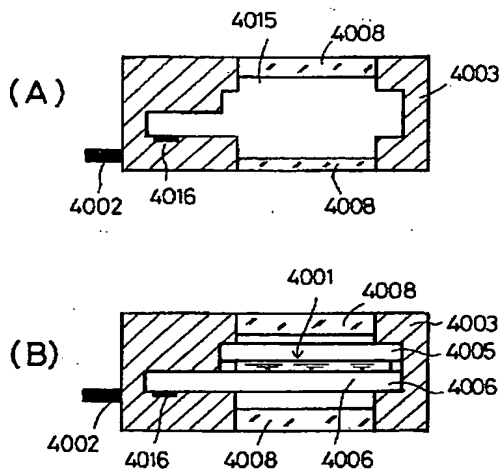


【図23】

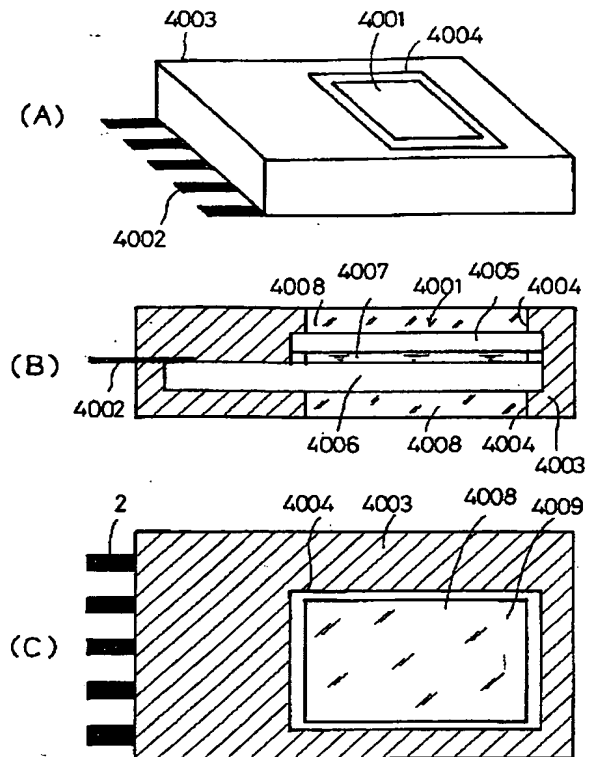


- 2401 第1の透明基板
 2402 筐体
 2403 電極リード
 2407 光源素子
 2412 保護枠
 2413 透明物体
 2420 集光板
 2421 第2の透明基板

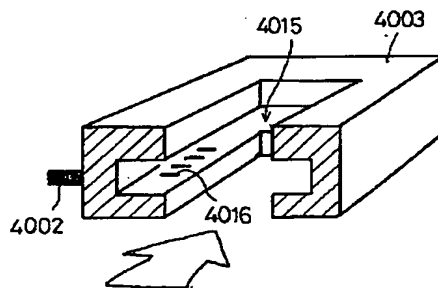
【図32】



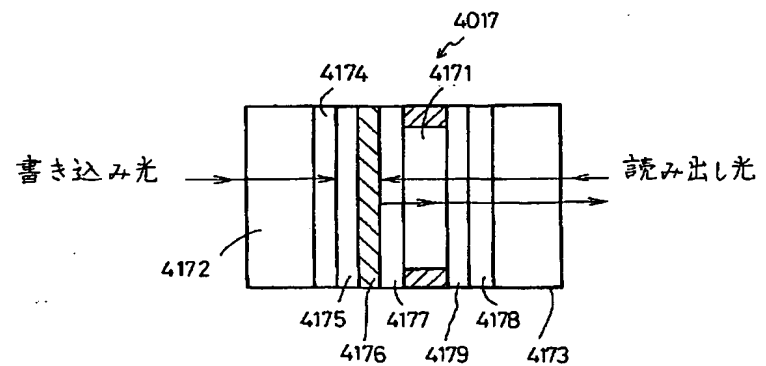
【図24】



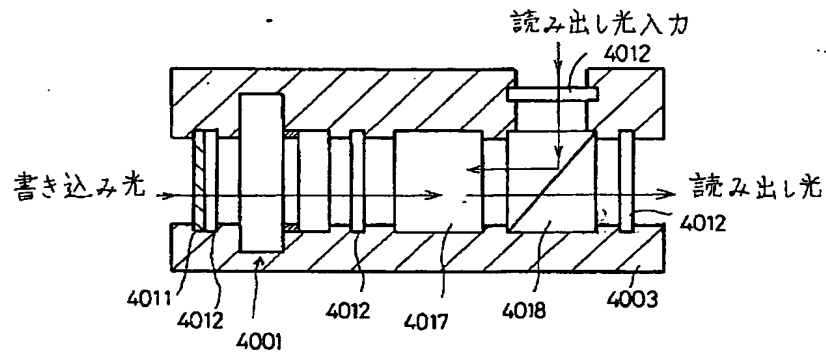
【図33】



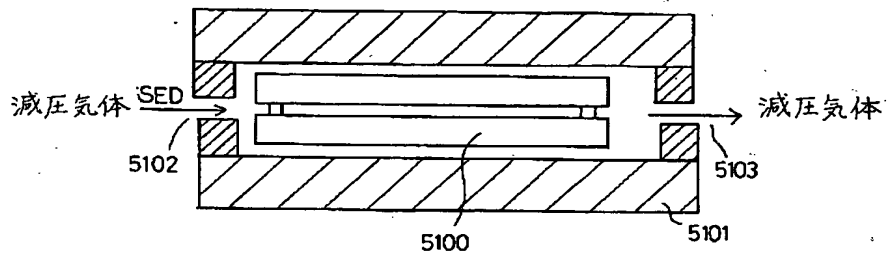
【図34】



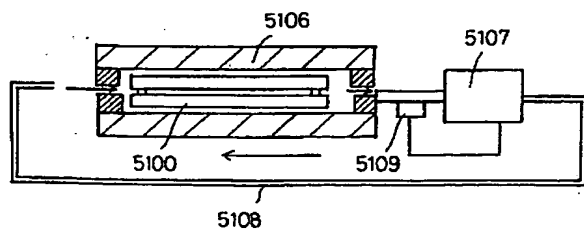
【図35】



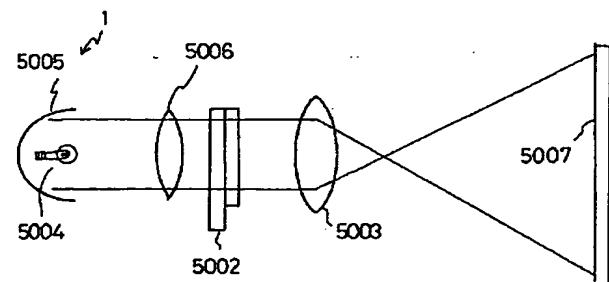
【図36】



【図38】

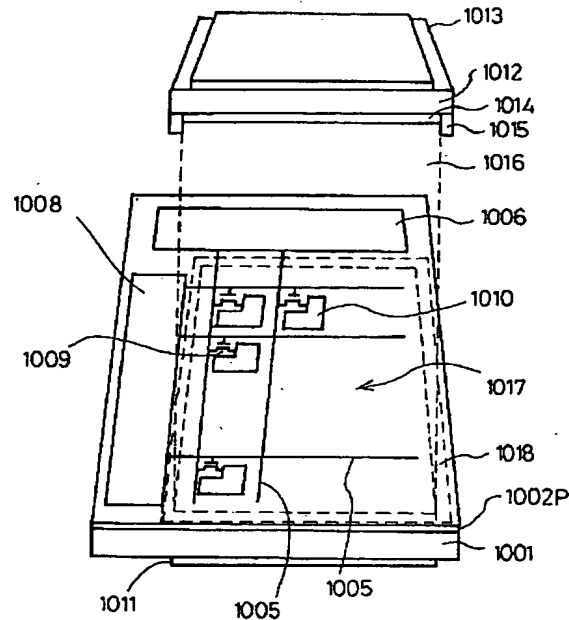


【図40】



【図41】

- | | |
|-----------------|-------------|
| 1001 石英ガラス基板 | 1012 ガラス基板 |
| 1002P 多結晶半導体層 | 1013 偏向板 |
| 1005 マトリックス駆動電極 | 1014 共通電極 |
| 1006 X軸駆動回路 | 1015 シール剤 |
| 1008 Y軸駆動回路 | 1016 液晶層 |
| 1009 スイッチング素子 | 1017 画素アレイ部 |
| 1010 画素電極 | 1018 シール領域 |
| 1011 偏向板 | |



フロントページの続き

(31)優先権主張番号 特願平4-280327
 (32)優先日 平4(1992)10月19日
 (33)優先権主張国 日本(JP)
 (31)優先権主張番号 特願平4-297195
 (32)優先日 平4(1992)11月6日
 (33)優先権主張国 日本(JP)

(72)発明者 桜井 敦司
 東京都江東区亀戸6丁目31番1号 セイコ
 ー電子工業株式会社内
 (72)発明者 鷹巣 博昭
 東京都江東区亀戸6丁目31番1号 セイコ
 ー電子工業株式会社内